

К. т. н. Н. И. СИНЕГУБ

Украина, Одесский национальный политехнический университет

Дата поступления в редакцию
08.04 2009 г.

Оппонент д. т. н. В. С. СИТНИКОВ
(ОНПУ, г. Одесса)

УМНОЖИТЕЛЬ/ДЕЛИТЕЛЬ С ПОВЫШЕННЫМ БЫСТРОДЕЙСТВИЕМ

Разработка операционных устройств (ОУ) с совмещенными функциями является одним из актуальных направлений при синтезе цифровой аппаратуры. При этом особый интерес представляет случай, когда быстродействие ОУ с несколькими совмещенными функциями выше суммарного быстродействия отдельно взятых алгоритмических устройств, каждое из которых выполняет только одну из этих функций. Это достижимо при некотором увеличении аппаратной сложности устройства с совмещенными функциями.

В настоящей работе предлагается устройство умножения/деления с повышенным быстродействием, которое достигается за счет совмещения двух операций на одной ступени.

Известно устройство с аппаратным совмещением на одной структуре операций умножения, деления, извлечения квадратного корня, а также процедур ассоциативного поиска в двух вариантах — без разделения устройства на одноразрядные ячейки и с разделением [1, с. 86—100], при этом указанные операции выполняются последовательно одна за другой.

На рис. 1 представлена структурная схема i -й ступени конвейерного устройства деления, предложен-

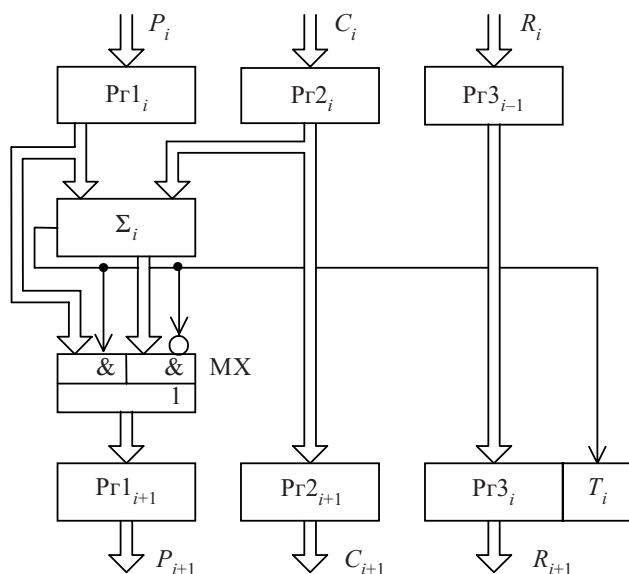


Рис. 1. Структурная схема i -й ступени конвейерного устройства деления

ная в [1]. Всего необходимо n ступеней конвейера, каждая содержит три регистра Pr , n -разрядный сумматор Σ и триггер T . Сдвиг на один разряд значений P_i задается соответствующим монтажом межсоединений. Мультиплексор MX разрешает прохождение потока данных от одной ступени конвейера к другой через сумматор или минуя его в зависимости от значения знакового разряда сумматора.

Схема функционирует следующим образом.

Пусть делимое P_i и делитель C_i — целые положительные числа. Если $C_i > P_i$, то в последующую ступень P_i передается без изменения, а в очередной, $(i+1)$ -й, разряд частного R_{i+1} заносится «0». Если $C_i \leq P_i$, то в последующую ступень конвейера передается новое значение $P_{i+1} = (P_i - C_i)$, а разряду частного присваивается значение «1». Далее P_i сдвигается на один разряд влево относительно прежнего значения. На новой ступени конвейера операция повторяется. В дополнительном коде производится вычитания $(P_i - C_i)$.

Данное устройство выполняет только операцию деления числа P на число C . Для того, чтобы выполнить операцию $F = ((\pm A) \times (\pm B)) / (\pm C)$, необходимо предварительно заготовить результат произведения $P = (\pm A) \times (\pm B)$, и затем подать его на данное устройство деления, что увеличивает время выполнения операции F .

Покажем это на примере.

Пусть заданы целые числа

$$A = (+15)_{10}; B = (-15)_{10}; C = (+12)_{10}.$$

Требуется выполнить операцию

$$F = ((+15)_{10} \times (-15)_{10}) / (+12)_{10}.$$

На устройстве умножения вычисляется произведение $P = A \times B = (+15)_{10} \times (-15)_{10} = (-225)_{10}$. Время формирования произведения равно $T_{ум}$. Затем число $P = (-225)_{10}$ подается на устройство деления, где осуществляется его деление на число $C = (+12)_{10}$. Деление выполняется в режиме работы с условно-фиксированной запятой [2, с. 47—51]. При этом разрядная сетка в рассматриваемом примере содержит $n = 16$ разрядов (без знака), где условное положение запятой определяется значением $k = n/2 = 8$.

Чтобы выполнить деление, числа P и C представляются в двоичном прямом коде:

$$P = (-225)_{10} = (111100001)_2^{пр}; C = (+12)_{10} = (01100)_2^{пр}.$$

МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА И СИСТЕМЫ

Формирование кодов чисел	Содержание операции	Разряд частного
10000000011100001 00000110000000000		
	Определение кода знака частного. Знак частного совпадает со знаком делимого P . В устройстве деления будет обрабатываться модуль $ P $.	
00000000011100001 + <u>11111010000000000</u> 11111010011100001 ← 00000000011100001 00000000111000010	Первая ступень. Вычитание $(P -C)$ в дополнительном коде. Так как $ P <C$, в последующую ступень конвейера с помощью мультиплексора МХ $ P $ передается без изменения. Соответствующему разряду частного присваивается значение «0». Значение $ P $ сдвигается на один разряд влево относительно прежнего значения (P_1).	0 (знак)
000000000111000010 + <u>11111010000000000</u> 11111010111000010 ← 000000000111000010 000000001110000100	Вторая ступень. Вычитание (P_1-C) : $P_1<C$ и в последующую ступень P_1 передается без изменения. Соответствующему разряду частного присваивается значение «0». Значение P_1 сдвигается на один разряд влево (P_2).	0 (старший разряд)
000000001110000100 + <u>11111010000000000</u> 11111011110000100 ← 000000001110000100 00000011100001000	Третья ступень. Вычитание (P_2-C) : $P_2<C$ и значение P_2 передается без изменения. Соответствующему разряду частного присваивается значение «0». Значение P_2 сдвигается на один разряд влево (P_3).	0
00000011100001000 + <u>11111010000000000</u> 11111011100001000 ← 00000011100001000 00000111000010000	Четвертая ступень. Вычитание (P_3-C) : $P_3<C$ и значение P_3 передается без изменения. Соответствующему разряду частного присваивается значение «0». Значение P_3 сдвигается на один разряд влево (P_4).	0
00000111000010000 + <u>11111010000000000</u> ← 00000001000010000 00000010000100000	Пятая ступень. Вычитание (P_4-C) : $P_4>C$ и в последующую ступень передается новое значение $P_5=(P_4-C)$. Соответствующему разряду частного присваивается значение «1». Значение P_5 сдвигается на один разряд влево (P_6).	1
00000010000100000 + <u>11111010000000000</u> 11111100000100000 ← 00000010000100000 00000100001000000	Шестая ступень. Вычитание (P_6-C) : $P_6<C$ и значение P_6 передается без изменения. Соответствующему разряду частного присваивается значение «0». Значение P_6 сдвигается на один разряд влево (P_7).	0
00000100001000000 + <u>11111010000000000</u> 11111110001000000 ← 00000100001000000 00001000010000000	Седьмая ступень. Вычитание (P_7-C) : $P_7<C$ и значение P_7 передается без изменения. Соответствующему разряду частного присваивается значение «0». Значение P_7 сдвигается на один разряд влево (P_8).	0
00001000010000000 + <u>11111010000000000</u> ← 00000010010000000 00000100100000000	Восьмая ступень. Вычитание (P_8-C) : $P_8>C$ и в последующую ступень передается новое значение $P_9=(P_8-C)$. Соответствующему разряду частного присваивается значение «1». Значение P_9 сдвигается на один разряд влево (P_{10}).	1
00000100100000000 + <u>11111010000000000</u> 11111110100000000 <u>00000100100000000</u>	Девятая ступень. Вычитание $(P_{10}-C)$: $P_{10}<C$ и значение P_{10} передается без изменения. Соответствующему разряду частного присваивается значение «0».	0
	На выходах устройства деления сформировались: частное в двоичном прямом коде $R=(000010010)_2^{mp}=(18)_{10}$ и остаток от деления в двоичном прямом коде $Q=(000001001)_2^{mp}=(9)_{10}$. Частному присваивается знак «-»: $R=(-18)_{10}$; остатку присваивается знак «+»: $Q=(+9)_{10}$.	

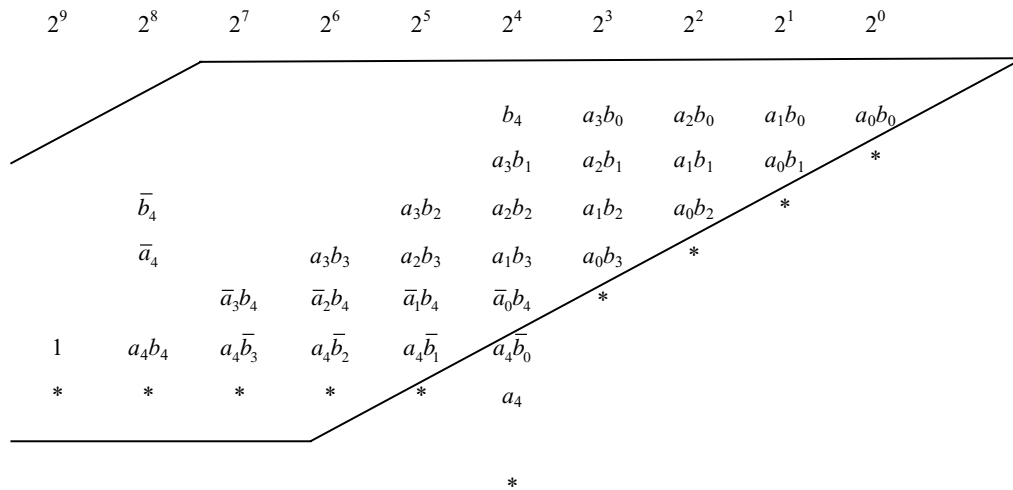


Рис. 2. Вариант введения битов слагаемого C

Деление выполняется за 9 тактов на девяти ступенях конвейерного устройства деления, как это показано в **таблице**.

Таким образом, в рассматриваемом случае время выполнения операции умножения и деления равно

$$T_1 = T_{ум} + 9T_c, \quad (1)$$

где T_c — время срабатывания сумматора Σ_i .

Для совмещения операций умножения и деления в одном устройстве используем один из алгоритмов умножения в дополнительных кодах. Он базируется на представлении дополнительного кода как позиционного числа с положительным весом всех его коэффициентов, кроме знакового разряда, имеющего отрицательный весовой коэффициент [3, с. 199—206]. Следовательно, дополнительный код числа имеет вид

$$-\dot{A}_{ддi} = -a_{n-1}2^{n-1} + \sum_{i=0}^{n-2} a_i 2^i. \quad (2)$$

Вариант введения в параллелограмм частичных произведений дополнительных битов слагаемого C в дополнительном коде для реализации операции $F' = (\pm A) \times (\pm B) \pm C$ при разрядности сомножителей в дополнительном коде (2), равной пяти, включая знаковый разряд, представлен на **рис. 2** [4]. На рисунке биты слагаемого C обозначены «*». Данный параллелограмм обрабатывается многоразрядными многооперандными сумматорами. Приведем пример.

Пусть заданы целые числа: $A = (+15)_{10}$; $B = (-15)_{10}$; $C = (-15)_{10}$.

Требуется выполнить операцию

$$F' = (+15)_{10} \times (-15)_{10} + (-15)_{10}.$$

Представим A , B и C в двоичном дополнительном коде:

$$A = (+15)_{10} = (01111)_2^{пп} = (01111)_2^{доп} \quad (\text{число разрядов } m=5);$$

$$B = (-15)_{10} = (11111)_2^{пп} = (10001)_2^{доп} \quad (\text{число разрядов } n=5);$$

$$C = (-15)_{10} = (111110001)_2^{доп} \quad (\text{число разрядов } l=10).$$

	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
								0	1	1
							×	1	0	0
								1	0	0
								1	1	1
								0	0	0
								1	0	0
								0	0	0
								0	0	0
								0	0	0
								0	0	0
								0	0	0
								1	1	1

Рис. 3. Схема перемножения чисел $A = (+15)_{10}$ и $B = (-15)_{10}$

Схема перемножения заданных чисел A и B в соответствии с (2) и рис. 2 показана на **рис. 3**. Здесь в столбце с весом 2^9 формируется знак произведения.

В результате получено

$$P = A \times B = (1100011111)_2^{доп} = (1011100001)_2^{пп} = (-225)_{10}.$$

В соответствии с рис. 2,

$$F' = P + C = (-225)_{10} + (-15)_{10} = (1100011111)_2^{доп} + (111110001)_2^{доп} = (1100010000)_2^{доп} = (101110000)_2^{пп} = (-240)_{10}.$$

На **рис. 4** приведена структурная схема устройства умножения/деления повышенного быстродействия, реализующего операцию $F = ((\pm A) \times (\pm B)) / (+C)$ аппаратным способом. Сравним временные характеристики предложенного устройства умножения/деления и известного устройства деления, рассмотренного выше (рис. 1).

Задача та же:

$$A = (+15)_{10}; \quad B = (-15)_{10}; \quad C = (+12)_{10}.$$

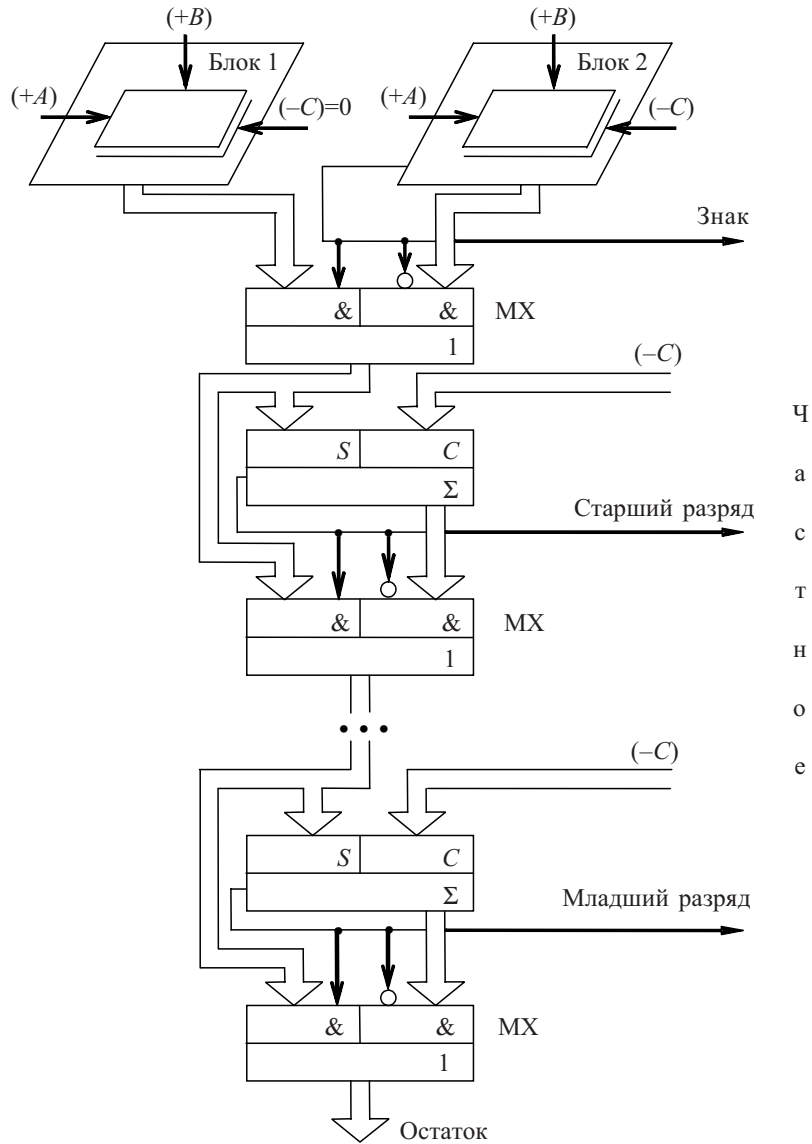


Рис. 4. Структурная схема устройства умножения/деления

	2^{16}	2^{15}	2^{14}	2^{13}	2^{12}	2^{11}	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
													0	1	1	1	1
													0	1	1	1	1
													0	1	1	1	1
									1			1	1	1	1	1	
								1			1	1	1	1			
								0	0	0	0	0	0				
							1	0	0	0	0	0	0				
													0	0	0	0	1
+	0	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0	1
	1	1	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0
	1	1	1	1	1	0	1	0	0	1	1	1	0	0	0	0	1

Рис. 5. Схема перемножения в блоке 2 устройства умножения/деления

Требуется выполнить операцию

$$F = ((+15)_{10} \times (-15)_{10}) / (+12)_{10}.$$

В блоках 1 и 2 предложенного устройства, в соответствии с рис. 2, выполняется операция

$$\begin{aligned} G &= (+A) \times (+B) - (+C) = (+15)_{10} \times (+15)_{10} - (+12)_{10} = \\ &= (01111)_2^{\text{доп}} \times (01111)_2^{\text{доп}} + (11111010000000000)_2^{\text{доп}} = \\ &= (11111010011100001)_2^{\text{доп}}, \end{aligned}$$

что показано на рис. 5. Здесь знак произведения, сформированный в столбце с весом 2^9 , записывается в разряды с весом $2^{10} - 2^{16}$. Данный параллелограмм обрабатывается многоразрядными многооперандными сумматорами, поэтому операции умножения и суммирования в блоке выполняются одновременно. Блок 1 аналогичен блоку 2, за исключением того, что значение C в блоке 1 всегда равно нулю.

Сдвиг на один разряд промежуточных значений в устройстве умножения/деления задается соответствующим монтажом межсоединений.

Как и в устройстве деления, рассмотренном выше, операция деления здесь выполняется аналогично на

девяти ступенях. Однако на первой ступени данного устройства в блоках 1 и 2 одновременно производится умножение ($|P| = A \times B$) и вычитание ($|P| - C$) чисел за время $T_{ум}$.

Таким образом, время срабатывания предложенного устройства составляет

$$T_2 = T_{ум} + 8T_c, \quad (3)$$

т. е. оно быстрее известного устройства деления на время T_c . Кроме того, в предложенном устройстве умножения/деления отсутствуют операции пересылки чисел, что также повышает его быстродействие.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Вышенчук И. М., Черкасский Н. В. Алгоритмические операционные устройства и суперЭВМ.— Киев: Тэхника, 1990.
2. Соловьев Г. Н. Арифметические устройства ЭВМ.— М.: Энергия, 1978.
3. Угрюмов Е. П. Проектирование элементов и узлов ЭВМ.— М.: Выш. шк., 1987.
4. Синегуб Н. И. Синтез устройств умножения/суммирования // Материалы МНПК «Розвиток наукових досліджень «2005».— 2005.— Т. 8.— Полтава: «ІнтерГрафіка», 2005.— С. 76—80.

НОВЫЕ КНИГИ

НОВЫЕ КНИГИ

Флуктуации и шумы в сложных системах живой и неживой природы / Под ред. Р. М. Юльметьева, А. В. Мокшина, С. А. Дёмина, М. Х. Салахова.— Казань: Изд-во Министерства образования и науки РТ, Редакционно-издательский центр «Школа», 2008.— 456 с.

Книга представляет собой сборник оригинальных работ известных российских специалистов, посвященных проблемам изучения как фундаментальной роли флуктуаций и шумов в поведении сложных систем живой и неживой природы, так и возможным приложениям в физиологии, медицине, нейрофизиологии, радиофизике и функциональной электронике, сейсмологии, астрофизике и других областях современного естествознания. По своей структуре и актуальности проблематики книга представляет коллективную монографию, написанную ведущими специалистами в данной области. Она предназначена для широкого круга специалистов по фундаментальным и прикладным вопросам исследования флуктуаций и шумов и их возможным приложениям в большом круге явлений современной физики и естествознания. Книга содержит результаты последних исследований, а также работы обзорного характера. Одна из основных целей данного издания состоит в привлечении студентов, аспирантов и молодых ученых к увлекательному направлению исследовательской деятельности в новой интенсивно развивающейся области физики.

Содержание:

1. В. В. Учайкин «Вселенная как фрактальная пыль: флуктуации и корреляции».
2. В. С. Анищенко, Т. Е. Вадивасова, Г. Е. Стрелкова «Влияние шума на хаотические системы».
3. Р. М. Юльметьев, П. Ханги «Механизмы формирования долговременных корреляций в сложных системах за счет статистических эффектов памяти».
4. С. Ф. Тимашев «Фликкер-шумовая спектроскопия как общий феноменологический подход к извлечению информации из хаотических сигналов».
5. Р. Р. Нигматуллин «Что такое КУМ'а (количественная универсальная метка) и с чем ее едят?»
6. В. В. Розанов, О. В. Руденко, Н. Н. Сысоев «Сложные задачи нелинейной акустики и гемодинамики».
7. А. В. Мокшин «Процессы структурного упорядочения в металлических стеклах: влияние сдвигового воздействия».
8. А. А. Потапов «Фрактальные методы исследования флуктуаций сигналов и динамических систем в пространстве дробной размерности».
9. В. В. Афанасьев, С. С. Логинов «Диагностика электронных динамических систем на основе негармонических дробно-степенных спектров».
10. В. В. Афанасьев, В. П. Данилаев, Ю. Е. Польский «Обобщенные многомодовые модели в анализе и диагностике фрактальных структур, живых и неживых динамических систем».
11. Г. В. Грушевская, Г. Г. Крылов «Биологически мотивированные нейросети из хаотических осцилляторов».
12. А. Н. Чувывров «Фазовые волны в нематических жидких кристаллах: следствие самоорганизации гидродинамической флуктуации».
13. Н. Г. Мигранов, Р. Н. Мигранова «Кооперативные явления в открытых системах: функциональный подход».
14. Г. В. Ветовский «Выявление пространственных и временных иерархических структур в сложных системах».

