

ТАЙМЕР-СИНХРОНИЗАТОР УСКОРИТЕЛЯ МЛУД

В.В. Жизневский, Алексей Турчин, Андрей Турчин

*Национальный научный центр «Харьковский физико-технический институт»,
Харьков, Украина*

E-mail: turchin@kipt.kharkov.ua

Рассмотрена система управления ускорителя МЛУД. Приводится структурная схема системы управления ускорителя и таймера-синхронизатора. Рассмотрены требования для таймера-синхронизатора и его функциональная схема. Приведены методы выполнения разработки таймера-синхронизатора и возможности его модификации под различные применения в импульсных установках (без модификации печатных плат прибора и дополнительных затрат на производство).

Опыт создания и эксплуатации современных линейных ускорителей показывает, что их эффективность, надежность и затраты на обслуживание сильно зависят от качества и функциональности системы управления. Система управления предназначена для малогабаритного линейного ускорителя дейтронов и протонов МЛУД, расположенного в г. Харькове. Ускоритель предназначен для анализа состава материалов при технологических операциях. Таймер-синхронизатор входит в общую систему измерения и управления ускорителем.

Структурная схема системы управления нижнего уровня для ускорителя МЛУД-3 приведена на Рис. 1.

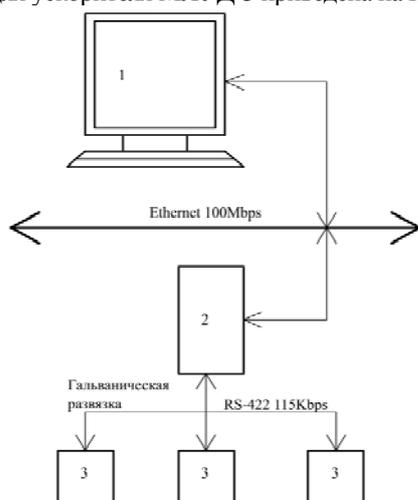


Рис. 1. Структурная схема системы управления нижнего уровня для ускорителя МЛУД:

1 – компьютер пульт управления; 2 – компьютер оборудования с платой последовательного интерфейса; 3 – различное оборудование ускорителя с интерфейсом RS-422

В состав оборудования системы управления ускорителем входят различные устройства: таймер-синхронизатор ускорителя; источник дейтронов; инжектор дейтронов; мощные высокочастотные генераторы; магнитные линзы; стабилизатор температуры резонаторов; измерители вакуума и другие устройства. Характерной особенностью этих устройств является: большая разнесенность объектов, медленные каналы обмена и большой уровень взаимных помех. Наиболее простым и надежным методом управления является применение в каждом из устройств индивидуальных микроконтроллеров с аналоговой и цифровой обработкой входных сигна-

лов и оптимальным алгоритмом управления всех локальных процессов и невысоким объемом передаваемой информации в компьютеры более высокого уровня. Применение микроконтроллеров позволяет построить измерительные системы с малым потреблением мощности, низкими уровнями наводимых помех, низкой тактовой частотой и высокой помехоустойчивостью при работе в составе мощных устройств и малым временем восстановления при сбоях. Это позволяет выполнять надежное и полное управление ускорителем при небольших скоростях обмена между компьютером оборудования (2) и периферийными устройствами (3), и осуществлять гальваническую развязку каналов обмена шины данных с длиной канала обмена до 300 м. При работе ускорителя в импульсном режиме все команды управления для периферийных устройств подаются в паузах. Для устройств с большим количеством обрабатываемой и передаваемой информации применяются другие интерфейсы.

Структурная схема таймера синхронизатора показана на Рис. 2.

Таймер-синхронизатор состоит из четырех различных блоков, которые имеют законченные функциональные назначения и могут применяться в составе различных приборов.

Первый блок микроконтроллера является главным в приборе и предназначен для:

- программного обмена по интерфейсам RS232C и RS422;
- сетевой синхронизации от питающей сети 50 Гц, ~220 В;
- управления таймером реального времени (RTC) с дискретностью 1 с;
- управления программируемой матрицей (ПЛМ) с 48 управляемыми таймерами.

Второй блок индикатора предназначен для визуального отображения показаний прибора и его настройки и выполняет следующие функции:

- динамической индикации прибора (22 светодиода и 48 семисегментных светодиодных матриц);
- управления с 11 тумблеров и 34 кнопок;
- датчика звукового сигнала.

Третий блок источника питания предназначен для выработки питающих напряжений всех плат таймера-синхронизатора – 15 каналов стабилизированных источников питания по 5 В с гальванической развязкой для выходных каскадов, 2

канала стабилизированных источников питания по 5 В с гальванической развязкой для интерфейса выходных каскадов, один источник питания 12 В и два источника по 5 В).

Четвертый блок выходных каскадов таймера-синхронизатора предназначен для выдачи синхροимпульсов на все устройства и системы импульсно-

го линейного ускорителя дейтронов – 10 групп по 4 сигнала. Синхросигналы имеют длительность 7 мкс и амплитуду 5 В на конце согласованного кабеля типа витая пара (волновое сопротивление 110 Ом). Каждая группа сигналов имеет гальваническую развязку между собой с напряжением изоляции не менее 1500 В. Длина кабеля не более 300 м.

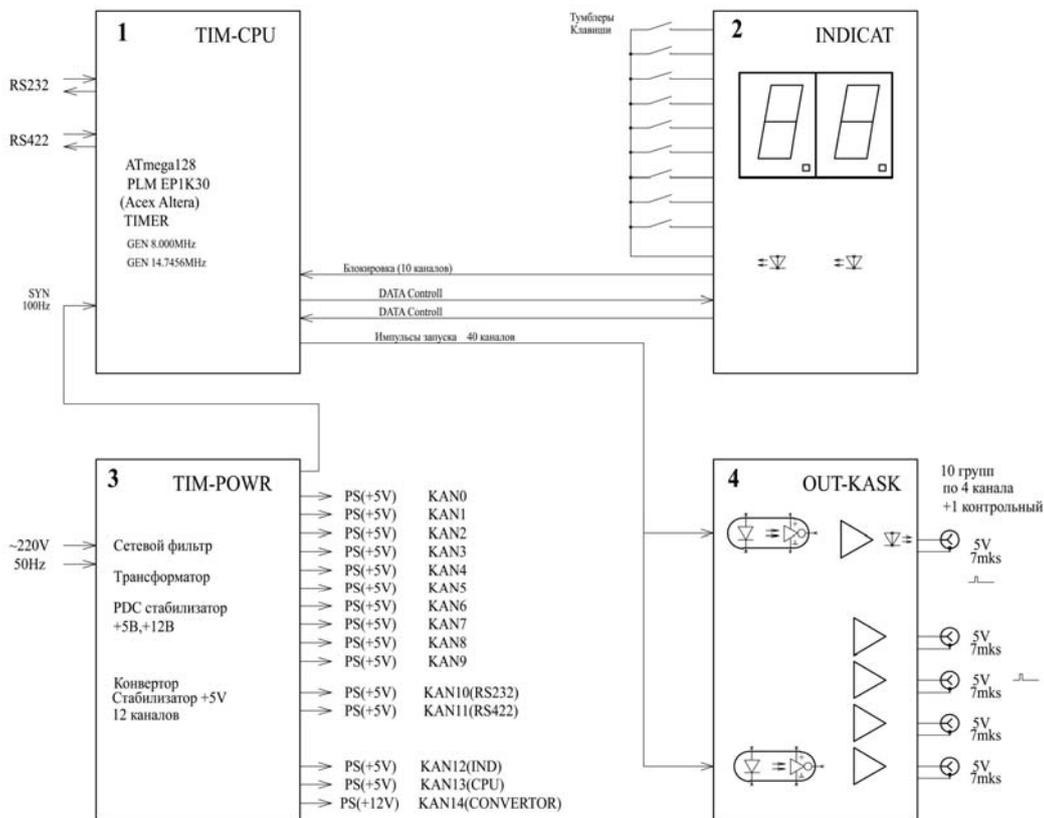


Рис.2. Структурная схема таймера-синхронизатора ускорителя МЛД:

1 - микроконтроллер таймера с ПЛИМ; 2 - индикатор и пульт управления; 3 - источник питания таймера; 4 - выходной каскад таймера

На Рис.3 и 4 представлена функциональная электрическая схема таймера-синхронизатора линейного ускорителя МЛУД [1, 2].

Основой управления таймера-синхронизатора является микроконтроллер (выполненный на процессоре ATmega 128 фирмы Atmel) совместно с ПЛИМ EP1K30TC144-3 семейства Асех фирмы Altera. Для тактирования процессора используется генератор 14,7456 МГц (частота выбрана из требования скорости обмена по интерфейсам RS232C и RS422), а для тактирования ПЛИМ – генератор 8,000 МГц. Генераторы имеют кварцевую стабилизацию частоты.

Счетчик количества импульсов ускорителя и отработанного времени работы ускорителя построен программно, а все остальные счетчики программируемых задержек (таймеров) выполнены на ПЛИМ.

Управление блоком индикации происходит по командам процессора (адрес и строб управления индикации) и шиной 8-разрядных данных. Всего управляется 48 семисегментных индикаторов (динамическая индикация 6 групп по 8 индикаторов), а также 23 одиночных светодиода, 10 тумблеров блокировки каналов, 33 кнопки управления и тумблер «Останов/Работа».

Управление ПЛИМ происходит по командам (адрес и строб управления ПЛИМ) и шине 8-разрядных данных.

Синхронизация таймера-синхронизатора выполнена от питающей сети 50 Гц, ~220 В. Частота следования задающих импульсов может устанавливаться от 1 до 25 Гц – импульс вырабатывается в момент нуля сетевого напряжения.

Эту операцию выполняет делитель с произвольным коэффициентом деления (ДПКД) и регистр RG00 с индикаторами и кнопками управления. Поддерживаются частоты следования импульсов: 1; 2; 4; 5; 7; 10; 15; 20 и 25 Гц. Также имеется режим одиночных пусков.

Задающие импульсы запускают регулируемый импульс напуска газа в источнике дейтронов (от 0 до 5,1 мс с шагом 20 мкс) и таймер главной задержки всех других таймеров (от 0 до 5,1 мс с шагом 20 мкс). Импульс главной задержки необходим для заполнения водородом рабочей камеры в источнике дейтронов, а регулировка длительности тока клапана напуска газа – для дозирования количества водорода в рабочей камере. Эти функции выполняют с ДПКД регистры RG01 и RG02 с индикаторами и кнопками управления.

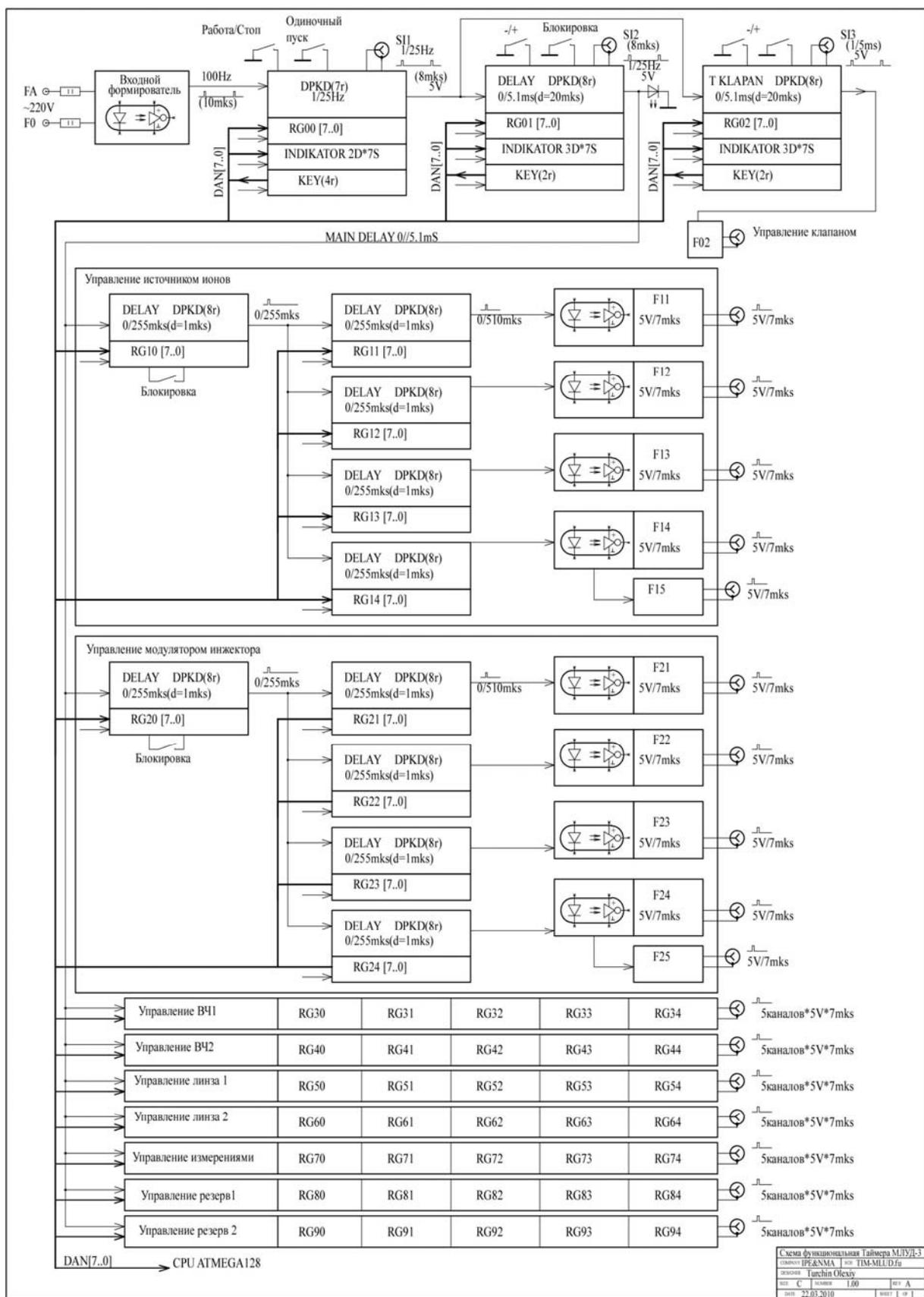


Рис.3. Таймер-синхронизатор ускорителя МЛУД. Схема электрическая функциональная. Лист 1

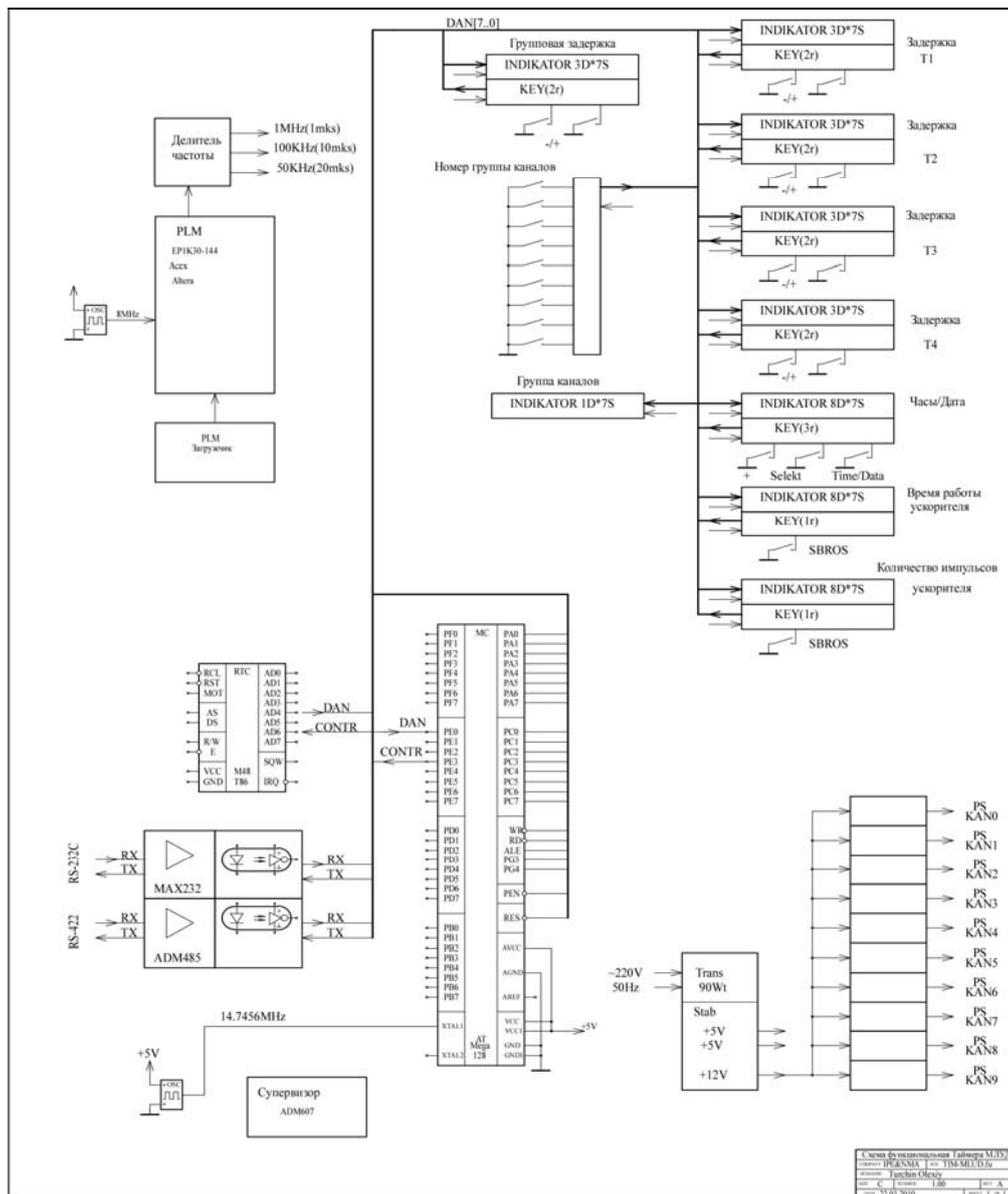


Рис. 4. Таймер-синхронизатор ускорителя МЛУД. Схема электрическая функциональная. Лист 2

После отработки таймера главной задержки происходит запуск девяти таймеров групповых задержек (ДПКД и регистры RG10...RG90), а после их отработок – запуск 36 индивидуальных таймеров задержек (9 групп по 4 таймера). Эти функции выполняют с ДПКД и регистры RG11, RG12, RG13 и RG14 с индикаторами и кнопками управления. Такое построение таймеров задержек обусловлено техническими требованиями по управлению периферийными устройствами. Длительность групповых и индивидуальных задержек от 0 до 255 мкс с шагом 1 мкс.

Микроконтроллер имеет 2 порта последовательного обмена. Порт 0: RS232C со скоростью обмена 115кБод и длиной кабеля не более 3 м и гальваническую развязку не менее 1500В;

Порт 1: RS422 со скоростью обмена 115 кБод, длиной кабеля не более 300 метров (FTP кат.5е, 4 пары, ALN-TC-O5243), количество периферийных устройств на интерфейсе обмена не более 32 и гальваническую развязку не менее 1500 В.

Первый порт позволяет использовать подключение непосредственно к любому персональному ком-

пьютеру по порту RS-232C или через адаптер USB/COM. Порт имеет стандартные уровни сигналов с передачей только двух сигналов RX и TX и гальваническую развязку через оптроны. Интерфейс обмена реализован на специализированных микросхемах MAX232 фирмы Maxim и имеет кратковременную защиту входных сигналов не менее ~110 В.

Второй порт позволяет производить обмен по интерфейсу RS422 с согласованным кабелем типа витая пара (волновое сопротивление 110 Ом) не более 300 метров и количеством пользователей не более 32. Передача ведется только по двум парам проводов с передачей сигналов RX и TX. Порт также имеет гальваническую развязку на оптронах и приемопередатчики с подавлением синфазных помех – ADM485 фирмы Analog Device. Входные цепи имеют кратковременную защиту входных сигналов не менее ~110 В.

Для учета времени работы ускорителя и часов реального времени используется микросхема (RTC) M48T86 фирмы ST. В оперативной памяти этой микросхемы записывается количество импульсов ускорителя и время работы ускорителя. Эти данные

можно сбрасывать кнопками на передней панели или с управляющего компьютера. Часы и дату можно также настраивать с передней панели или с управляющего компьютера.

Разработка и изготовление таймера-синхронизатора выполнялись коллективом из трех человек: радиоинженером выполнялась разработка всех схем и конструкторской документации по изготовлению прибора; программистом – разработка алгоритмов и программ для микроконтроллера ATmega 128 и IBM совместимого компьютера; дизайнером-монтажником - изготовление прибора. При разработке схем, печатных плат и эмуляции схем применялись программные пакеты: PCAD, Max+plus II, Epcos- - Ferrite Magnetic Design Tool. При разработке программ применялись программные пакеты: AVRStudio, C++ Builder 6. При разработке лицевой панели применялся программный пакет CorelDRAW.



Рис.5. Таймер-синхронизатор ускорителя МЛУД.
Внешний вид прибора

Корпус для таймера – стандартный приборный конструктив с габаритными размерами 480×425×200 мм. Фотография прибора показана на Рис.5.

Данный конструктив позволяет на передней панели разместить все органы управления прибором и все индикаторы состояний таймера. Все выходные и интерфейсные разъемы прибора и надписи расположены на тыльной стороне.

Данный прибор имеет полную техническую документацию на изготовление и обслуживание.

При необходимости применения прибора в других импульсных установках с другими техническими параметрами существует легкий способ модернизации: переработка структуры ПЛМ с программой микроконтроллера и передней панели прибора. Никаких существенных конструкторских переделок эта модернизация не предусматривает. Этот факт повышает степень универсальности прибора, сильно снижает время разработки нового прибора и соответственно стоимость последующих модификаций.

ЛИТЕРАТУРА

1. У. Титце, К. Шенк. *Полупроводниковая схемотехника*. М.: Додэка-XXI.
2. Дж. Барнс. *Электронное конструирование. Методы борьбы с помехами* / Пер. с англ. М.: «Мир», 1990, 238 с.

Статья поступила в редакцию 07.07.2010 г.

TIMER-SYNCHRONIZER ACCELERATOR MLUD

V.V. Zhiznevsky, A.A. Turchin, A.A. Turchin

A MLUD accelerator control system is considered. Flow diagrams of the accelerator control system and a timer-synchronizer are given. Timer-synchronizer requirements and its functional diagram are considered. Methods of timer-synchronizer development realization and opportunities of its modification for different applications in impulse installations (without modification of device printed circuit boards and additional production costs) are given.

ТАЙМЕР-СИНХРОНИЗАТОР ПРИСКОРЮВАЧА МЛУД

В.В. Жизневський, О.А. Турчін, А.О. Турчін

Розглянуто система управління прискорювача МЛУД. Приводиться структурна схема системи управління прискорювача і таймера-синхронізатора. Розглянуто вимоги для таймера-синхронізатора і його функціональна схема. Приведено методи виконання розробки таймера-синхронізатора й можливості його модифікації під різноманітні використання в імпульсних пристроях (без модифікації друкованих плат приладу і додаткових витрат на виробництво).