

Микропроцессорная система управления передатчиками РЛС

А. В. Шевченко, Р. В. Кожин, М. П. Василевский, Д. М. Ваврив

*Радиоастрономический институт НАН Украины,
Украина, 61002, г. Харьков, ул. Краснознаменная, 4
E-mail: shev@radar.kharkov.com*

Статья поступила в редакцию 4 декабря 2003 г.

В статье обобщен опыт по разработке и эксплуатации универсальной микропроцессорной системы управления передатчиками различных радиолокационных систем. Система управления выполнена на основе микроконтроллера ATmega128 фирмы ATMEL и программируемой логической схемы EPM7128-100 фирмы ALTERA. Связь с центральным компьютером реализована по интерфейсу RS-232. Описаны особенности построения системы управления и соответствующие аппаратные решения, а также программные и программно-аппаратные средства, поддерживающие требуемые режимы работы системы управления.

В статті узагальнено досвід з розробки та експлуатації універсальної мікропроцесорної системи керування передавачами радіолокаційних систем. Система керування виконана на основі мікроконтролера ATmega128 фірми ATMEL та програмованої логічної схеми EPM7128-100 фірми ALTERA. Зв'язок з центральним комп'ютером реалізовано через інтерфейс RS-232. Описано особливості побудови системи керування і відповідні апаратні, а також програмні та програмно-апаратні засоби, які підтримують бажані режими роботи.

1. Введение

Наш опыт проектирования передатчиков для различных радиолокационных систем [1, 2] показал, что независимо от типа применяемой выходной лампы (магнетрон, клистрон, ЛБВ) требования к системе управления передатчиков во многом единообразны. Они сводятся, как правило, к тому, что система управления должна выполнять следующие функции:

– В рабочем режиме обеспечивать включение передатчика по команде управляющей программы и затем сообщать статус состояния передатчика.

– При включении передатчика выполнять определенную последовательность включения его блоков с временными задержками и установку рабочих напряжений в соответствии с определенным алгоритмом.

– После завершения включения передатчика обеспечивать контроль и обработку

возможных аварийных ситуаций.

– В отладочном режиме предусматривать возможность отдельного включения любого блока и установку значений выходных аналоговых сигналов “вручную” по команде с центрального компьютера.

– Обеспечивать генерацию импульсов синхронизации блоков питания с импульсами запуска передатчика.

– Обеспечивать защиту в случае, когда частота импульсов запуска передатчика превысит некоторую максимально допустимую величину.

– Обеспечивать связь с основным компьютером по интерфейсу RS-232.

Для удовлетворения этих требований нами была разработана специализированная микропроцессорная система управления. В настоящей статье обобщен опыт по проектированию систем управления передатчиками РЛС различного назначения, накопленный в Радиоастрономическом институте

НАНУ, и изложены результаты разработки и эксплуатации универсальной системы управления передатчиками РЛС.

Подобные устройства, описанные в литературе [3, 4], как правило, бывают двух типов. Первый тип – это микропроцессорная система, состоящая из контроллера и буферных схем, обеспечивающих ввод/вывод дискретных и аналоговых сигналов. Связь с центральным компьютером осуществляется по интерфейсу RS-232. Все действия в системе выполняются контроллером последовательно по заложенной в него программе. Время реакции системы на входные воздействия относительно невелико и определяется быстродействием и загрузкой процессора. Второй тип – это быстродействующая система сбора данных, содержащая микросхему программируемой логики, что позволяет выполнять сбор и обработку данных параллельно в нескольких каналах. Как правило, такая система выполняется в виде карты расширения персонального компьютера.

Для решения задач управления передатчиком оказалось удобным и выгодным объединить в одной системе микроконтроллер и микросхему программируемой логики, что позволило максимально эффективно использовать оба эти устройства.

Микроконтроллер обеспечивает связь с компьютером и обработку алгоритмов включения/выключения блоков питания, а в микросхеме логики выполнены схемы генерации импульсов, синхронизации блоков питания, защиты от превышения частоты импульсов запуска передатчика и аппаратного выключения блоков питания по сигналам ошибок.

Все блоки питания, входящие в передатчик, включая высоковольтные, проектировались так, чтобы обеспечить единообразный интерфейс с системой управления: все дискретные сигналы управления/контроля передаются уровнями ТТЛ, все аналоговые сигналы передаются в виде постоянного напряжения от 0 до 2.5 В.

В настоящей работе приведено описание основных принципов построения системы управления передатчиком, структуры аппаратных и программных средств системы, а также особенностей ее функционирования.

2. Аппаратные средства

Структура системы управления передатчиком приведена на рис. 1. Нами был использован микроконтроллер ATmega128,

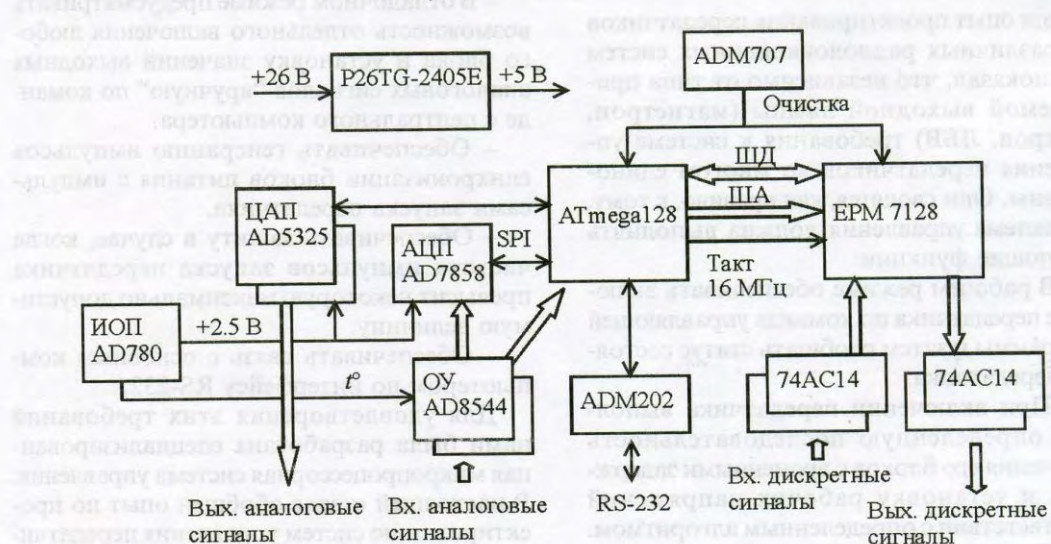


Рис. 1. Структура системы управления передатчиком

поскольку он обеспечивает требуемое быстродействие, имеет мощные программные и аппаратные средства разработки и отладки. Выбор микросхемы программируемой логики осуществлялся из изделий фирм XILINX и ALTERA, доступных на рынке. Выбор в пользу ALTERA был сделан по причине более низкой цены и наличия подробной документации. Микроконтроллер ATmega128 и микросхема программируемой логики (МПЛ) EPM7128-100 связаны между собой шинами адреса и данных. Используется аппаратная поддержка возможности подключения внешнего ОЗУ, реализованная в микроконтроллере ATmega128. Функциональные блоки, реализованные в МПЛ, со стороны микроконтроллера видны как порты во внешнем ОЗУ. Кроме 8-канального 10-битного АЦП, входящего в состав микроконтроллера, дополнительно установлен 8-канальный 12-битный АЦП AD7858. Все входные аналоговые сигналы проходят через масштабирующие усилители на основе операционных усилителей AD8544. В качестве источников выходных сигналов использованы два ЦАПа AD5325, имеющие встроенные усилительные каскады. Поскольку частота контроля аналоговых сигналов с блоков питания обычно не превышает 1 КГц, то ЦАП и АЦП выбраны с последовательным интерфейсом. Источником опорного напряжения для ЦАП и АЦП служит микросхема AD780, имеющая встроенный датчик температуры, сигнал с которого заведен на один из каналов АЦП микроконтроллера.

Все дискретные сигналы заходят на МПЛ, что обеспечивает возможность реализации аппаратных блокировок по сигналам ошибок. Все входные сигналы идут через буферные инверторы 74АС14, имеющие на входе триггеры Шмитта.

Связь с основным компьютером локатора происходит по интерфейсу RS-232. Используется встроенный в микроконтроллер двунаправленный асинхронный приемопередатчик и преобразователь уровней ADM202.

Сигнал сброса генерируется супервизором напряжения питания ADM707. Для

питания контроллера используется гальванически развязанный преобразователь P26TG2405E фирмы PEAK.

Особенностью функционирования контроллера в составе передатчика является то, что при работе в системе присутствуют напряжения до 18 кВ. Однако высоковольтные источники, которыми управляет контроллер, спроектированы так, что обеспечивают гальваническую развязку управляющих сигналов, поэтому в контроллере не предусмотрены дополнительные меры для гальванической развязки с объектами управления.

3. Программные средства

Программное обеспечение контроллера написано на языке C++ в виде кооперативной многозадачной системы. Все задачи, которые должен выполнять контроллер, разбиты на отдельные подпрограммы (потoki), вызываемые последовательно одна за другой. Каждый поток сам отвечает за то, чтобы прекратить свое выполнение в нужный момент и минимизировать потребляемое процессорное время.

Во всех типах передатчиков, за исключением некоторых малозначительных различий, присутствовали следующие потоки в порядке убывания приоритета:

- Поток работы с АЦП. АЦП последовательно программируется на проведение измерений в каждом задействованном канале. Измеренные значения записываются в область памяти, доступную всем остальным потокам. Связь проводится по протоколу последовательного периферийного интерфейса.

- Поток контроля ошибок. Проверяется наличие разрешенных для проверки дискретных сигналов ошибок. Проверяется соответствие измеренных сигналов заданным порогам. Величина порогов задается с центрального компьютера и сохраняется в электрически стираемое программируемое ПЗУ (ЭС-ППЗУ). Набор сигналов, разрешенный для контроля в каждый текущий момент, определяется в потоках, контролирующих со-

ответствующий блок питания. При наличии ошибки соответствующий поток переводится в состояние обработки ошибок.

– Потоки управления блоками питания. Потоки принимают команды на включение/выключение и обеспечивают выполнение алгоритмов работы источников питания. Алгоритм работы сводится к последовательному включению (установке дискретных сигналов) блоков питания с соблюдением требуемых временных интервалов и установке в ЦАП управляющих аналоговых сигналов, определяющих величину выходных напряжений блоков питания. Запись в ЦАП проводит отдельный поток. По мере включения источников и установки рабочих напряжений разрешаются для контроля соответствующие сигналы ошибок, которые контролируются в потоке контроля ошибок.

– Поток работы с ЦАП. Выходные аналоговые сигналы, определяющие, например, напряжение накала электронной лампы, должны изменяться не скачком, а плавно в течение нескольких секунд. Поэтому для работы с ЦАП выделен отдельный поток. Для осуществления записи в ЦАП соответствующий поток пишет требуемое значение в специальную область памяти. Поток работы с микросхемой ЦАП определяет текущее установленное значение в ЦАП, текущее значение инкрементируется либо декрементируется на единицу и перезаписывается в ЦАП по шине связи ИС. Цикл повторяется с периодом 1 мс до момента достижения нового требуемого значения. Таким образом, для 12-битного ЦАПа время изменения сигнала от нуля до максимального значения составляет около 4 с.

– Поток обработки команд от центрального компьютера. Данные между компьютером и контроллером передаются по интерфейсу RS-232 со скоростью 19200 кбит/с. Инициатором обмена всегда является компьютер, а контроллер передает ответ. Данные передаются пакетами произвольной длины, но не более 255 байтов. Формат пакета:

- размер пакета – 1 байт,
- данные – до 253 байтов,
- контрольная сумма – 1 байт.

Контроллер поддерживает следующие типы команд:

- команды включения/выключения отдельных устройств передатчика;
- команды записи/чтения состояния выходных аналоговых управляющих сигналов;
- команда чтения состояния входных аналоговых сигналов уровня контролируемых напряжений;
- команды чтения/сброса ошибок;
- команды записи/чтения значений в ЭСППЗУ.

Значения аналоговых величин могут передаваться как в дискретах АЦП (ЦАП) – N , так и в размерности измеряемой физической величины V . Для пересчета используется два коэффициента K , A . Тогда

$$V = NK + A.$$

Конкретные значения коэффициентов K , A определяются в процессе калибровки. Эти коэффициенты для каждой измеряемой и устанавливаемой величины задаются с центрального компьютера и хранятся в памяти ЭСППЗУ. В ЭСППЗУ хранятся также другие настроечные параметры, такие как задержки в цикле включения блоков питания, рабочие значения напряжения для блоков питания, предельно допустимые значения контролируемых параметров.

Программное обеспечение центрального компьютера реализовано в виде графического приложения для операционной системы Windows. Программа является универсальной оболочкой управления контроллера широкого спектра применения, выполненного в соответствии со схемой, показанной на рис 1.

Универсальность этой оболочки управления состоит в том, что для ее настройки под конкретную систему требуется отредактировать текстовый файл конфигурации, содержащий описание дискретных и аналоговых сигналов и коэффициентов, характеризующих данную систему управления. Также в файле конфигурации описаны параметры, значения которых могут варьироваться в условиях конкретной системы управления. Это такие параметры, как настройки последовательного порта, значения таймаутов, список команд, которые должны выполняться цик-

лически, параметры ведения протокола работы системы и другие специфичные для оболочки настройки.

Программа написана на языке С++ и имеет стандартный графический интерфейс пользователя. Для удобства контроля входных и выходных сигналов системы управления в оболочке предусмотрено отображение изменения значений сигналов с течением времени в виде графиков. Оболочка может работать также в режиме просмотра файла протокола, сохраненного за время предыдущей работы оболочки. Это предоставляет возможность проследить изменения сигналов, а также влияние этих изменений на другие компоненты системы и узнать точное значение времени возникновения определенного события. В программе можно сохранять эти массивы данных для дальнейшего исследования в программах статистического анализа и обработки, а также вывода графиков на печать.

При разработке программы учитывалась возможность встраивания алгоритма управления контроллером передатчика в обобщенную программу управления локатором и обработки радиолокационной информации. Для этого оболочка построена в соответствии с принципами объектно-ориентированного программирования и оптимизирована по критерию быстродействия.

В программе предусмотрены средства диагностики ошибок при передаче команд контроллеру и получении ответных посылок. При этом анализируется контрольная сумма, присутствующая в каждой посылке. Благодаря универсальности и простоте команд обмена данными между центральным компьютером и контроллером повышается надежность всей системы в целом.

4. Программно-аппаратные средства

В микросхеме МПЛ были реализованы следующие блоки:

– Блок ввода/вывода дискретных сигналов. Этот блок организован как набор параллельных регистров с возможностью записи/чте-

ния. Для выходных сигналов предусмотрены блокировки по сигналам ошибок.

– Блок защиты по частоте импульсов запуска передатчика. Он предназначен для защиты в случаях, когда частота импульсов запуска передатчика по какой-то причине поднимается выше некоторой максимально допустимой величины. Блок выполнен в виде счетчика, запускаемого очередным импульсом запуска передатчика, и схемы, блокирующей прохождение следующего импульса на время счета счетчика. Время счета равно периоду следования импульсов запуска передатчика при максимально допустимой частоте.

– Схема автоподстройки частоты следования импульсов синхронизации импульсных блоков питания. Для снижения влияния помех, создаваемых импульсными блоками питания, на обработку принятого отраженного сигнала необходимо, чтобы импульсы синхронизации блоков питания следовали в паузах между импульсами запуска передатчика. Схема может иметь сравнительно невысокое быстродействие, но должна занимать как можно меньший объем в кристалле МПЛ. Структурная схема блока автоподстройки частоты представлена на рис. 2.

Импульсы запуска передатчика (СИHX) подаются на схему формирования коротких импульсов, синхронных с тактовой частотой. В состав схемы входят два триггера задержки, инвертор и элемент И. Частота импульсов запуска передатчика составляет от 1 до 7 кГц. Частота тактового сигнала составляет 16 МГц. Блок СЧЕТЧИК формирует на выходе СТРОБ импульсы запуска передатчика длиной 1 мкс и периодом повторения, который определяется значением, устанавливаемым блоком ДЕЛИТЕЛЬ на шине МИН[5...0]. На выходе НПР выдается направление счета реверсивного счетчика в блоке СЧЕТЧИК. Блок ДЕЛИТЕЛЬ формирует значение, определяющее период повторения импульсов запуска передатчика.

Схема блока реверсивного счетчика (СЧЕТЧИК), входящего в схему автоподстройки частоты, приведена на рис. 3.

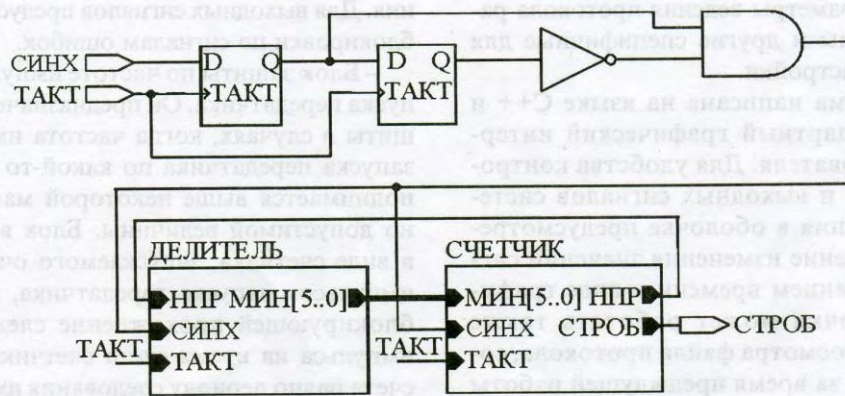


Рис. 2. Структурная схема блока автоподстройки частоты

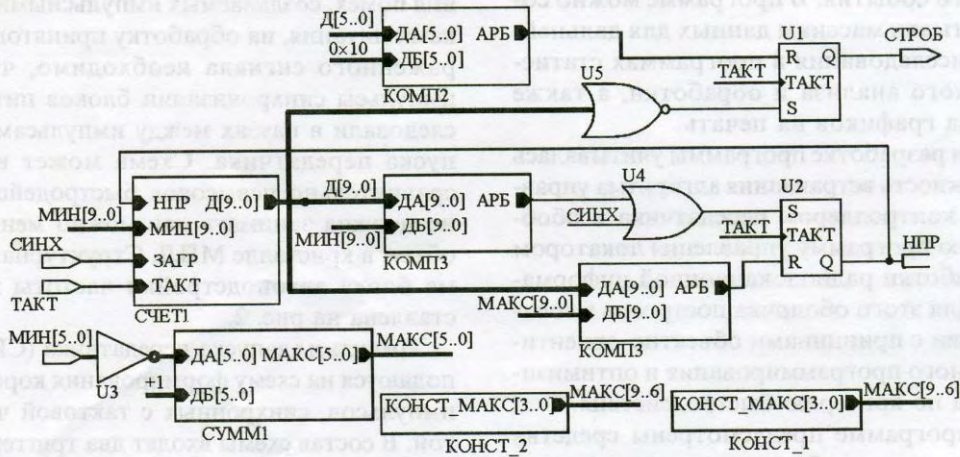


Рис. 3. Схема блока СЧЕТЧИК

В момент прихода импульса запуска передатчика на входе СИХ появляется логическая единица, которая поступает на вход разрешения записи в счетчик СЧЕТ1 и, через элемент ИЛИ U4, на вход S триггера U2. По переднему фронту импульса на входе ТАКТ в счетчик СЧЕТ1 загружается отрицательное значение N_{\min} , формируемое блоком ДЕЛИТЕЛЬ; в триггер U2 записывается 1 – направление счета счетчика СЧЕТ1 устанавливается “вверх”. Счетчик

СЧЕТ1 начинает считать импульсы со входа ТАКТ N_{\max} до момента достижения значения. Значение $N_{\max} = -N_{\min}$ формируется инвертором U3 и сумматором СУММ1. При достижении счетчиком значения N_{\max} на выходе компаратора КОМП_1 появляется логическая единица, которая поступает на вход R триггера U2. Триггер U2 сбрасывается, и направление счета устанавливается “вниз”. При достижении значения N_{\min} на выходе компаратора КОМП_3 по-

является логическая единица, которая через элемент ИЛИ U4 поступает на вход установки в единицу S триггера U2 с отдельной установкой в 0 и 1 – направление счета снова устанавливается “вверх”.

При достижении значения 0 счетчиком СЧЕТ1 через элемент ИЛИ-НЕ U5 на вход S U1 триггера с отдельной установкой в 0 и 1 поступает логическая единица. В триггер U1, формирующий импульс синхронизации блоков питания, записывается 1. При достижении счетчиком значения 16 или -16 срабатывает компаратор КОМП2 и триггер U1 сбрасывается – таким образом формируется импульс длительностью 1 мкс. В таком режиме схема работает до прихода следующего импульса запуска передатчика. Зависимость частоты формируемых импульсов F_{str} от величины N_{min} и тактовой частоты F_{clk} описывается следующей формулой:

$$F_{str} = \frac{F_{clk}}{2N_{min}}$$

Схема блока ДЕЛИТЕЛЬ представлена на рис. 4.

Значение N_{min} , определяющее частоту F_{str} , хранится в счетчике СЧЕТ2. В момент прихода импульса запуска передатчика значение в счетчике инкрементируется или декрементируется в зависимости от направления счета в реверсивном счетчике блока СЧЕТЧИК. В установившемся режиме, когда частота импульсов F_{str} такова, что импульсы синхронизации БП следуют в паузах между импульсами запуска передатчика, момент прихода импульса запуска приходится на момент смены направления счета в реверсивном счетчике блока СЧЕТЧИК. Поэтому счетчик СЧЕТ2 попеременно инкрементируется или декрементируется.

До момента установления динамического равновесия счетчик будет либо постоянно инкрементироваться, либо декрементироваться и, соответственно, частота следования импульсов синхронизации боков питания будет изменяться.

Если возникает ситуация, когда счетчик СЧЕТ2 находится в нижнем или верхнем пределе, т. е. частота следования импульсов запуска передатчика изменилась так, что частота синхронизации БП менялась

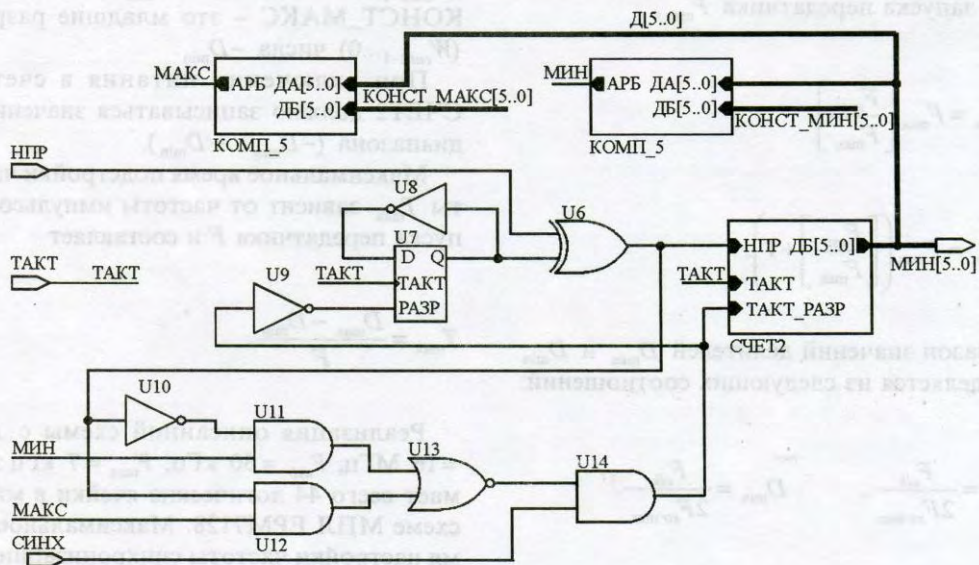


Рис. 4. Схема блока ДЕЛИТЕЛЬ

неправильным образом (уменьшалась, вместо того чтобы увеличиваться, или наоборот), происходит изменение значения в триггере U1 и частота начинает изменяться в другую сторону. При этом срабатывает компаратор КОМП4 (КЛМП5) и устанавливается сигнал МИН (МАКС). Если направление счета в реверсивном счетчике СЧЕТ2 было “вниз” (“вверх”), схема на логических элементах U10, U11, U12, U13 формирует сигнал логической 0. Через элемент И U14 и инвертор U9 на разрешающем входе триггера U7 появляется активный уровень. По положительному фронту тактового сигнала ТАКТ в триггер записывается значение, инверсное текущему (инвертор U8). Теперь элемент ИСКЛЮЧАЮЩЕЕ ИЛИ U6 будет инвертировать сигнал НПР – направления счета в блоке СЧЕТЧИК, и счет в счетчике СЧЕТ2 пойдет в сторону противоположную насыщению.

Диапазон частот формируемых импульсов F_{str} , ($F_{str\ min} < F_{str} < F_{str\ max}$), в котором должна реализовываться автоподстройка частоты, определяется отношением номинальной частоты импульсов синхронизации блоков питания F_{nstr} и максимальной частоты запуска передатчика F_{max} ,

$$F_{str\ min} = F_{max} \left[\frac{F_{nstr}}{F_{max}} \right],$$

$$F_{str\ max} = F_{max} \left(\left[\frac{F_{nstr}}{F_{max}} \right] + 1 \right).$$

Диапазон значений делителей D_{max} и D_{min} определяется из следующих соотношений:

$$D_{max} = \frac{F_{clk}}{2F_{str\ min}}, \quad D_{min} = \frac{F_{clk}}{2F_{str\ max}}.$$

Разрядность счетчика СЧЕТ1 W_{cnt1} определяется как

$$W_{cnt1} = \begin{cases} \log_2 D_{max}, & \log_2 D_{max} = [\log_2 D_{max}], \\ \log_2 D_{max} + 1, & \log_2 D_{max} \neq [\log_2 D_{max}]. \end{cases}$$

Разрядность счетчика СЧЕТ2 W_{cnt2} должна быть такой, чтобы обеспечивать диапазон перестройки от $F_{str\ min}$ до $F_{str\ max}$, а старшие разряды задаются в виде констант КОНСТ_МАКС, КОНСТ_МИН в блоке СЧЕТЧИК.

$$W_{cnt2} = W_{cnt1} - [\log_2 D_{max}].$$

Константа КОНСТ_МИН в блоке СЧЕТЧИК – это старшие разряды ($W_{cnt1-1} \dots W_{cnt2}$) числа D_n , одинаковые для всех делителей $D_{min} \dots D_{max}$, константа КОНСТ_МАКС – это старшие разряды ($W_{cnt1-1} \dots W_{cnt2}$) числа $-D_n$.

$$D_n = - \frac{F_{clk}}{2F_{nstr}}.$$

Константа КОНСТ_МИН в блоке ДЕЛИТЕЛЬ – это младшие разряды ($W_{cnt2-1} \dots 0$) числа $-D_{max}$, константа КОНСТ_МАКС – это младшие разряды ($W_{cnt2-1} \dots 0$) числа $-D_{min}$.

При включении питания в счетчик СЧЕТ2 должно записываться значение из диапазона ($-D_{max} \dots -D_{min}$).

Максимальное время подстройки частоты T_{max} зависит от частоты импульсов запуска передатчика F и составляет

$$T_{max} = \frac{D_{max} - D_{min}}{F}.$$

Реализация описанной схемы с $F_{clk} = 16$ МГц, $F_{nstr} = 50$ кГц, $F_{max} = 7$ кГц занимает всего 44 логические ячейки в микросхеме МПЛ ЕРМ7128. Максимальное время настройки частоты синхронизации блоков питания при частоте импульсов запуска передатчика 1 кГц составляет 21 мс.

5. Заключение

В работе описаны результаты разработки и эксплуатации универсальной микропроцессорной системы управления различными типами передатчиков РЛС. Система сочетает в себе высокую эффективность и надежность, а также универсальность и удобство эксплуатации. При ее создании реализованы новейшие достижения в микропроцессорной технике и в технике программирования. К настоящему времени такая система управления внедрена и испытана в мощных передатчиках на основе магнетронов, клистронов и ЛБВ.

Литература

1. Д. М. Ваврив, В. А. Волков, В. Н. Бормотов, В. В. Виноградов, Р. В. Кожин, Б. В. Труш, А. А. Беликов, В. Е. Семенюта. Радиофизика и радиоастрономия. 2002, 7, №2, с. 121-138.
2. A. Belikov, R. Kozhin, K. Schunemann, V. Trush, D. Vavriv, and V. Volkov. German Radar Symposium GRS - 2002 Proceedings, Germany, Bonn, 03-05 September, 2002, pp. 571-574.
3. В. Л. Цымбаленко. Приборы и техника эксперимента. 2000, №6, с. 43-44.
4. А. Л. Столыпко. Приборы и техника эксперимента. 2003, №5, с. 60-63.
5. ATmega128 User's Manual. - Atmel Corp., 2002
6. Б. Страуструп. Язык программирования C++. Москва, BHV, 1999.
7. В. Б. Стешенко. ПЛИС фирмы Altera элементная база, система проектирования и языки описания аппаратуры. Москва, Издательский дом "Додэка-XXI", 2002, 220 с.

Radar Transmitters' Microprocessor Control System

A. V. Shevchenko, R. V. Kozhin,
M. P. Vasilevsky, D. M. Vavriv

The paper shares the experience gained in development and operation of a multipurpose microprocessor-based control system for different radar transmitters. The system uses the ATMEL ATmega128 microcontroller and the ALTERA programmable logic EPM7128-100. The host computer is reached via the RS-232 interface. The control system integration features and related hardware, software, and firmware which support the system desired operation modes are described.