

НЕЛІНІЙНІСТЬ АНАЛОГО-ЦИФРОВОГО ПЕРЕТВОРЮВАЧА НА БАЗІ СИГМА-ДЕЛЬТА МОДУЛЯТОРА ДРУГОГО ПОРЯДКУ

Су Цзюнь¹, канд.техн.наук, Р.В.Кочан², докт.техн.наук, О.В.Кочан³, канд.техн.наук

¹ – Інститут комп'ютерних наук, Хубейський технологічний університет,
вул. Нангу, 1, Хубей, 430068, Китай,

² – Національний університет «Львівська політехніка»,
вул. С.Бандери 12, Львів, 79013, Україна,

³ – Тернопільський національний економічний університет,
вул. Львівська, 11, Тернопіль, 46020, Україна.

E-mail: oko@tneu.edu.ua

Розроблено імітаційну модель аналого-цифрового перетворювача на базі однобітового сигма-дельта модулятора другого порядку. За допомогою розробленої імітаційної моделі досліджено вплив параметрів компонентів модулятора на інтегральну нелінійність аналого-цифрового перетворювача. Визначено форму кривої інтегральної нелінійності аналого-цифрового перетворювача та коефіцієнт подавлення нелінійності кожного з інтеграторів аналого-цифровим перетворювачем. Бібл. 10, рис. 1.

Ключові слова: аналого-цифровий перетворювач, сигма-дельта модулятор, інтегральна не лінійність.

Вступ. Широке розповсюдження засобів обчислювальної техніки та алгоритмів цифрового опрацювання сигналів призвели до того, що аналого-цифрові перетворювачі (АЦП) стали необхідним компонентом практично всіх вимірювальних систем. У системах вимірювання електричних величин власне метрологічні характеристики АЦП визначають характеристики системи в цілому, тому покращення параметрів АЦП є актуальною задачею.

Нішу прецизійних АЦП напруги постійного струму займають перетворювачі на базі сигма-дельта модулятора (СДМ) [1, 2]. Їхню високу точність забезпечують структурно-алгоритмічні методи – встановлення нуля та калібрування, що дозволяє усунути вплив на результат перетворення адитивної та мультиплікативної складових похибки перетворення. Тобто похибка результату перетворення визначається, в основному, похибками джерела напруги калібрування, комутуючого пристрою і невиключеною похибкою АЦП, в якому домінуючою є похибка, зумовлена нелінійністю його функції перетворення (ФП).

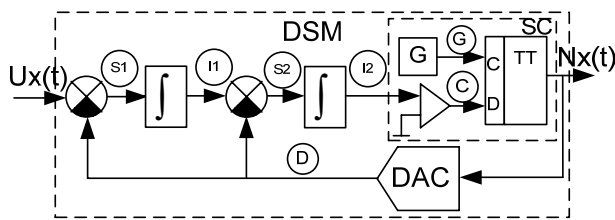
Хоча похибкою нелінійності зазвичай нехтують, а для багатьох АЦП її не нормують, вона обмежує потенційно досягнути точність. Наприклад, для 24-х розрядного АЦП типу AD7714 [3] похибка нелінійності досягає 15 ppm., що відповідає лише 16-му розряду. Отже молодші 8 розрядів результату перетворення є априорі неточними, а з точки зору традиційної метрології – надлишковими. Тому для підвищення точності перетворення АЦП понад 15 ppm. (0,0015%) слід коригувати нелінійну складову похибки перетворення. Складність її корекції полягає у тому, що вона має дуалістичну природу: вона є систематичною для кожного окремого АЦП і випадковою для серії однотипних АЦП. Крім того, параметри функції нелінійної складової похибки залежать від режиму роботи АЦП, тому одноразове визначення функції нелінійної складової похибки з метою подальшого її коригування не дає змоги підвищити точність АЦП.

В [4] запропоновано ряд методів, які дозволяють визначити інтегральну нелінійність ФП АЦП у тестових точках з високою точністю. При цьому кількість тестових точок може сягати від однієї до декількох десятків, в залежності від складності тестової схеми. Для корекції нелінійної складової функції похибки перетворення необхідно на базі отриманих значень нелінійності в тестових точках побудувати коригуючу функцію та враховувати поправку на кожен результат аналого-цифрового перетворення. Вибір виду коригуючої функції вимагає дослідження її характеру. Оскільки нелінійна складова ФП СДМ визначається нелінійністю ФП інтегратора кола прямого поширення сигналу [5], для цілеспрямованого вибору виду функції, призначеної для корекції нелінійної складової похибки аналого-цифрового перетворення, необхідно дослідити вплив параметрів інтеграторів на характер нелінійності СДМ та АЦП в цілому. Дана робота присвячена дослідженню однобітного СДМ другого порядку.

Виключно експериментальні дослідження впливу параметрів інтеграторів на нелінійну складову ФП СДМ не можуть бути достатньо інформативними через вплив похибки взірцевого обладнання, складність формування інтеграторів з наперед заданою з високою точністю нелінійною ФП, великий об'єм досліджень. Виходячи з цього, пропонується провести дослідження шляхом обчислювального експерименту.

Опубліковані результати досліджень нелінійності ФП СДМ [6, 7] передбачають синхронну зміну параметрів інтеграторів, що цілком не характерно для СДМ високого порядку, оскільки кожен з інтеграторів є незалежним компонентом. Тому доцільно провести дослідження впливу як кожного окремого інтегратора на ФП СДМ, так і їхньої комбінації з несинхронними параметрами.

Розробка імітаційної моделі. Структуру однобітного СДМ другого порядку показано на рисунку. Вона складається з кола прямого і кола зворотного поширення сигналу. Коло прямого поширення сигналу містить два суматори – \otimes , два інтегратори – \square та синхронний компаратор SC (який складається з генератора тактових імпуль-



сів G, асинхронного компаратора та синхронного D-тригера ТТ). Коло зворотного поширення сигналу складається з однобітного цифро-аналогового перетворювача DAC, який керується вихідним кодом СДМ.

Характерні точки СДМ позначено на рисунку, а залежності напруг у цих точках від часу t е компонентними рівняннями імітаційної моделі такого СДМ. Топо-

логічне рівняння лінійної моделі цього СДМ можна описати системою рівнянь

$$\begin{aligned} U_{S1}(t) &= U_X(t) - U_D(t); & U_{I1}(t) &= \frac{1}{\tau_1} \int U_{S1}(t) dt; & U_{S2}(t) &= U_{I1}(t) - U_D(t); \\ U_{I2}(t) &= \frac{1}{\tau_2} \int U_{S1}(t) dt; & U_C(t) &= \begin{cases} 1, & U_{I2}(t) > 0; \\ 0, & U_{I2}(t) \leq 0; \end{cases} & U_G(t) &= \begin{cases} 1, & t \in [k \times T, (k+0,5) \times T]; \\ 0, & t \in ((k+0,5) \times T, (k+1) \times T); \end{cases} \\ N_X(t) &= \begin{cases} U_C(t); & (U_G(t) = 1) \wedge (U_G(t - \Delta t) = 0); \\ N_X(t - \Delta t) & \end{cases} & U_D(t) &= \begin{cases} E, & N_X(t) = 1 \\ -E, & N_X(t) = 0 \end{cases} \end{aligned} \quad (1)$$

де U_X – вхідна напруга; N_X – послідовність вихідних імпульсів, які відповідають напрузі U_X ; $U_{S1}, U_{S2}, U_{I1}, U_{I2}, U_C, U_G, U_D$ – напруги у відповідних точках схеми СДМ; τ – постійна часу інтегратора; T – період генератора тактових імпульсів; k – ціле число; $\Delta t \rightarrow 0$ – крок часу моделювання; E – напруга ЦАП зворотного зв'язку.

Виходячи з (1), а також враховуючи те, що вихідний сигнал СДМ є синхронним та дискретним,

$$\text{вихідний код АЦП } n \text{ розраховують як} \quad n = \sum_{i=l}^{l+M} N_X(i \times T), \quad (2)$$

де $M = 2^K$ – максимальне число квантів АЦП, яке визначається його розрядністю K ; $l = t_1/T$ – кількість відліків за час t_1 , які не враховуються для закінчення зазначеного перехідного процесу, t_1 – час, необхідний інтеграторам для “входження” в робочий режим (закінчення перехідного процесу формування періодичного вихідного сигналу, пов'язаного з перезарядом початкового значення заряду конденсатора).

Вхідна напруга АЦП за результатами перетворення розраховується згідно з $U'_X = 2 \times E(n/M - 0,5)$.

Основними параметрами, які зумовлюють нелінійність інтегратора, є обмежена смуга пропускання та обмежений коефіцієнт підсилення його підсилювача [8, 9]. Вагомий вплив цих факторів можна пояснити тим, що частота роботи інтегратора відповідає частоті генератора тактових імпульсів, яка, наприклад, для АЦП типу AD7714 становить 1 або 2,5 МГц. Дослідження [5–7] показали, що вплив обмеженої смуги пропускання на СДМ є надто малим, тому доцільно досліджувати лише вплив на нелінійність ФП СДМ обмеження на високій частоті коефіцієнта підсилення підсилювача інтегратора.

Вказаний вплив пропонується врахувати як лінійну зміну постійної часу інтегрування виразу (1) від значення вихідної напруги інтегратора, що після інтегрування забезпечить апроксимацію ФП інтегратора фрагментом параболи

$$\tau_i = \tau_{0i} \times (1 + s \times k_{ci} \times U_{ii}^i); \quad s = \begin{cases} -1, & U_{ii}^i > 0; \\ +1, & U_{ii}^i < 0; \end{cases} i = \overline{1, 2}, \quad (3)$$

де τ_{0i} – “початкове” значення постійної часу інтегрування i -того інтегратора; s – множник, який забезпечує симетричні зміни значення сталої часу інтегрування для від'ємних та додатних напруг; k_{ci} – відносна зміна постійної часу інтегрування i -го інтегратора в діапазоні можливих вихідних напруг інтегратора; U_{ii}^i – вихідна напруга i -того інтегратора на попередньому кроці інтегрування.

Розроблена імітаційна модель орієнтована на аналіз у часовій області і реалізує принцип асинхронного інкрементного моделювання зі сталим кроком дискретизації.

Робочий діапазон СДМ визначається напругою ЦАП зворотного зв'язку, частотою генератора тактових імпульсів, а також сталими часу інтеграторів [10]. Виконані дослідження орієнтовані на модулятори другого порядку з діапазоном 2,5; 3; 3,5; 4 та 4,5 В, частотою генератора G – 100 кГц, напругою ЦАП – ± 5 В.

Представлено результати верифікації розробленої імітаційної моделі АЦП на базі СДМ другого порядку, а також результати дослідження впливу нелінійностей інтеграторів кола прямого поширення сигналу на інтегральну нелінійність АЦП на базі цього модулятора. Дані дослідження дозволили побудувати апроксимуючу функцію корекції інтегральної нелінійності АЦП на базі СДМ другого порядку, визначити коефіцієнт подавлення нелінійності кожного інтегратора сигма-дельта модулятором.

Висновки. Розроблена імітаційна модель однобітного сигма-дельта модулятора другого порядку, де інтегратори представлено незалежними нелінійними субмоделями, дала змогу дослідити вплив нелінійності інтеграторів на нелінійність функції перетворення модулятора та аналого-цифрового перетворювача в цілому.

Проведені дослідження дали змогу виявити такі особливості:

- нелінійність ФП першого інтегратора має складний характер впливу на нелінійність ФП моделі АЦП;
- нелінійність ФП другого інтегратора має принаймні в 5000 разів менший вплив на нелінійність ФП моделі АЦП, ніж нелінійність ФП першого інтегратора;

- максимальне значення нелінійності ФП моделі АЦП прямопропорційне до нелінійності першого інтегратора та розмаху його вихідної напруги;
- коефіцієнт подавлення нелінійності першого інтегратора становить 8...10. Для малих нелінійностей першого інтегратора на коефіцієнт подавлення великий вплив має дискретність АЦП.

1. Fowler K. Part 7: Analog-to-Digital Conversion in Real-Time Systems // IEEE Instrumentation & Measurement Magazine. – 2003. – Vol. 6. – No 3. – Pp. 58-64.
2. Kester W. Which ADC Architecture is Right for Your Application? // Analog Dialogue. – 2005. – Vol. 39. – № 2. – Pp. 11-19.
3. 24-Bit Sigma-Delta, Signal Conditioning ADC - AD7714 Data Sheet (<http://www.analog.com/en/analog-to-digital-converters/ad-converters/ad7714/products/product.html>)
4. Кочан Р.В. Прецизійні аналого-цифрові перетворювачі з бездемонтажною метрологічною самоперевіркою. – Львів: НТУ "Львівська політехніка", 2012. – 252 с.
5. Kochan R., Klym H. Simulation Model of Delta-Sigma Modulator // Proc. of X-th International Conference "Modern Problems of Radio Engineering, Telecommunications and Computer Science" TCSET'2010. Feb.23–27, 2010. – Lviv-Slavsk. – 44 p.
6. Кочан Р. Вплив параметрів інтеграторів на нелінійність дельта-сигма модулятора високого порядку / Наук.-техн. конф. "Обчислювальні методи і системи перетворення інформації", Львів, 7-8 жовтня 2010. – С. 203-206.
7. Кочан Р. Вплив параметрів інтеграторів на нелінійність сигма-дельта модулятора високого порядку // Відбір та обробка інформації. – 2010. – Вип. 33(109). – С. 52-59.
8. Марше Ж. Операционные усилители и их применение. – Л.: Энергия, 1974. – 216 с.
9. Орнатский П.П. Автоматические измерения и приборы. – К.: Вища школа, 1980. – 560 с.
10. Kochan R. Linear Mode of Single Bit High Order Sigma-Delta Modulator // Computer Problems of Electrical Engineering. – 2012. – No 2. – Pp. 65 – 68.

НЕЛИНЕЙНОСТЬ АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ НА БАЗЕ СИГМА-ДЕЛЬТА МОДУЛЯТОРА ВТОРОГО ПОРЯДКА

Су Цзюнь¹, канд.техн.наук., Р.В.Кочан², докт.техн.наук, О.В.Кочан³, канд.техн.наук

¹ – Институт компьютерных наук, Хубэй технологический университет, ул. Нангу, 1, Хубэй, 430068, Китай,

² – Национальный университет «Львовская политехника», ул. С.Бандеры, 12, Львов, 79013, Украина,

³ – Тернопольский национальный экономический университет,

ул. Львовская, 11, Тернополь, 46020, Украина.

E-mail: oko@tneu.edu.ua

Разработана имитационная модель аналого-цифрового преобразователя, который базируется на однобитном сигма-дельта модуляторе второго порядка. С помощью данной модели исследовано влияние параметров компонентов модулятора на интегральную нелинейность аналого-цифрового преобразователя. Определена форма кривой интегральной нелинейности аналого-цифрового преобразователя и коэффициент подавления нелинейности каждого из интеграторов аналого-цифровым преобразователем. Библ. 10, рис. 1.

Ключевые слова: аналого-цифровой преобразователь, сигма-дельта модулятор, интегральная нелинейность.

NONLINEARITY OF ANALOG TO DIGITAL CONVERTER BASED ON SECOND ORDER SIGMA-DELTA MODULATOR

Su Jun¹, R.V.Kochan², O.V.Kochan³

¹ – School of Computer Science, Hubei University of Technology, Nanhu Str. 1, Hubei, 430068, China,

² – National University "Lvivska Polstekhnik", 12 S. Bandery Str., Lviv, 79013, Ukraine,

³ – Ternopil National Economic University,

Lvivska Str. 1, Ternopil, 46020, Ukraine.

E-mail: oko@tneu.edu.ua

There is developed the simulation model of analog to digital converter, which is based on single-bit second order sigma-delta modulator. Implementation of this model provides investigation the influence of components parameters on integral nonlinearity of analog to digital converter. There are identified character of the curve of integral nonlinearity and integrators' nonlinearity decreasing coefficients by analog to digital converter. References 10, figure 1.

Key words: analog to digital converter, sigma-delta modulator, integral nonlinearity.

1. Fowler K. Part 7: analog-to-digital conversion in real-time systems // IEEE Instrumentation & Measurement Magazine. – 2003. Vol. 6. – No 3. – Pp. 58-64.
2. Kester W. Which ADC Architecture Is Right for Your Application? // Analog Dialogue. – 2005. – Vol. 39. – № 2. – Pp. 11-19.
3. 24-Bit Sigma-Delta, Signal Conditioning ADC - AD7714 Data Sheet (<http://www.analog.com/en/analog-to-digital-converters/ad-converters/ad7714/products/product.html>).
4. Kochan R.V. Precision analog-to digital converters with build in self verification. – Lviv: Nationalnyi Tekhnichniy Universytet "Lvivska Politekhnik", 2012. – 252 p. (Ukr)
5. Kochan R., Klym H. Simulation Model of Delta-Sigma Modulator // X-th International Conference "Modern Problems of Radio Engineering, Telecommunications and Computer Science" TCSET'2010. Feb.23–27, 2010, Lviv-Slavsk. – 44 p.
6. Kochan R. Influence of integrator's parameters on nonlinearity of high order sigma-delta modulator / Conf. "Computing methods and systems of data conversion", Lviv, 2010, Oct. 7-8. – Pp. 203-206. (Ukr)
7. Kochan R. Influence of integrator's parameters on nonlinearity of high order sigma-delta modulator // Vidbir ta obrobka informatsii. – 2010. – Vol. 33(109). – Pp. 52-59. (Ukr)
8. Marshe Zh. Operational Amplifiers and Their Applications. – Leningrad: Energiia, 1974. – 216 p. (Rus)
9. Ornatyky P.P. Automatic measurement and instrumentation. – Kyiv: Vyscha shkola, 1980. – 560 p. (Rus)
10. Kochan R. Linear Mode of Single Bit High Order Sigma-Delta Modulator. Computer Problems of Electrical Engineering. – Lviv, 2012. – No 2. – Pp. 65-68.

Надійшла 20.02.2014