

К вопросу о цифровом преобразовании сейсмологического сигнала

© И. Ю. Михайлик, К. В. Петренко, 2012

Институт геофизики НАН Украины, Киев, Украина

Поступила 3 августа 2011 г.

Представлено членом редколлегии В. П. Коболевым

Статья посвящена перетворению аналогового сейсмического сигнала в цифровой код. Перетворения виконано за допомогою мікропроцесора замість сигнального процесора. Це дає змогу здешевити процес перетворення із збереженням ефективності.

This article is devoted to conversion of seismic analog signal to digital code. The conversion is done by means of microprocessor instead of digital signal processor. This makes the data handling cheaper retaining its efficiency.

Современное состояние цифровой обработки сейсмологической информации требует регистрации сейсмологического сигнала с амплитудным динамическим диапазоном до 144 дБ. При преобразовании сигнала в цифровую форму с таким высоким динамическим диапазоном возникает проблема фильтрации зеркальных частот. Дело в том, что доступный входной аналоговый фильтр не обеспечивает достаточной глубины фильтрации при низкой частоте среза.

Обычно эта проблема решается за счет повышения частоты квантования до 500—2000 Гц. При этом появляется возможность сконструировать достаточно эффективный входной аналоговый фильтр. Последующая фильтрация и децимация сигнала выполняется уже в цифровом виде, как правило, с помощью сигнального процессора. Применение сигнального процессора значительно усложняет конструкцию преобразователя.

Альтернативой применению сигнального процессора может быть использование микропроцессоров общего назначения с интегрированными арифметически-логическими устройствами. Их разнообразие и доступность на украинском рынке радиокомпонентов больше, а цена в несколько раз меньше.

Для реализации этой идеи был применен программируемый микроконтроллер фирмы «ATMEL»—AT89C51ED2 [http://www.atmel.com] и под его архитектуру разработан алгоритм конволюционной (FIR) фильтрации, выполняющийся на однобайтовом арифметическом устройстве в целых числах. При этом размер-

ность цифрового отсчета составляет 24 двоичных разряда (3 байта), а размерность звена фильтра — 16 разрядов (2 байта).

Фильтр рассчитывается по формуле [Smith, 1997]

$$h[i] = K \frac{\sin(2\pi f_c (i - M/2))}{i - M/2} \times \left[0,54 - 0,46 \cos\left(\frac{2\pi i}{M}\right) \right], \quad (1)$$

где $h[i]$ — звено фильтра; f_c — частота среза, выраженная в долях частоты квантования (от 0 до 0,5); M — число звеньев фильтра, которое вычисляется как $4/BW$ (BW — крутизна среза); K — константа, выбранная из условия единичного усиления на нулевой частоте.

Ниже приведен пример вычисления на персональном компьютере фильтра длиной 1024 звена для выходной частоты квантования 20 Гц. Такой фильтр при входной частоте квантования 500 Гц дает временную задержку около 0,5 с, которую необходимо учитывать при привязке времени:

```
Input Sampling rate-500Hz
Output Sampling rate-20Hz
kernel(M)-1024, Fc-8Hz(0,02), BW-2Hz(0.0390625)
calculated by Filter.cpp :
```

```
void calc()
float BW=0.0390625;
float M=40/BW;
float Fc=0.02;
cout<<'n'<<<M>><<M<<'n';
for (i=0;i<=M;i++){
if (i==M/2)filter[i]=2*Pi*Fc; (предотвратить
деление на 0)
```



Блок-схема программы микроконтроллера.

```

else
filter[i]=sin(2*Pi*Fc*(i-M/2))/(i-M/2);
filter[i]*=(0.54-0.46*cos(2*Pi*i/M));
}
}

```

Полученные значения звеньев фильтра записываются в память микропроцессора и используются при фильтрации. Этот принцип используется в преобразователе аналог—код (ADC) автоматической цифровой сейсмологической станции (АЦСС), разработанной в Институте геофизики НАН Украины.

Преобразователь состоит из входного аналогового фильтра Чебышева 5-го порядка, интегрального 24-разрядного сигма-дельта ($\Sigma-\Delta$), аналого-цифрового преобразователя AD 7732 [http://www.analog.com] управляющего микропроцессора AT89C51ED2.

На ADC поступают следующие сигналы:

- синхронизация по времени на вход прерывания микроконтроллера;
- команды «выдача данных», «тестовый режим», «программирование» на линию RS-232;
- сигнал сброса.

Трехкомпонентная станция содержит три одинаковых блока ADC, которые соединены параллельно. Все команды приходят на все блоки одновременно. Команда содержит собственный номер ADC и на нее реагирует только соответствующий преобразователь. Для этого на плате имеется наборное поле установки собственного номера.

Частота квантования ADC 7732 составляет

более 512 Гц (период менее 2 мс). Входной фильтр максимально ослабляет зеркальные частоты. Микроконтроллер AT89C51ED2 выполняет последующую конволюционную (FIR) фильтрацию сигнала и децимацию частоты квантования до 20 Гц. Контроллер может выполнять дополнительную фильтрацию сигнала с периодом более 300 с для устранения постоянной составляющей (при установке в «1» константы «Z»).

Особый интерес представляет алгоритм синхронизации. Как уже было сказано, на ADC поступают импульсы синхронизации с частотой 20 Гц. Секундный импульс несколько длиннее остальных, что позволяет выделить его из общего потока. Программа непрерывно подсчитывает реальное число преобразований AD 7732 в секунду и преобразует его в некую константу «temp2». Эта константа может изменяться в небольших пределах за счет нестабильности частоты кварцевого резонатора. Длина фильтра составляет 1025 точек. Конволюция одной точки занимает по времени около 2 с и полученная точка относится к предыдущей секунде. Константа «temp2» определяет время запуска сумматора результата. Таким образом, обеспечивается теоретическая точность привязки по времени ± 1 мс.

Ниже приведено описание работы преобразователя. Предполагается, что читатель знаком с устройством и способом программирования микроконтроллера AT89C51ED2 и интеграль-

ного преобразователя ADC 7732.

Программа микроконтроллера содержит следующие основные подпрограммы:

- опроса ADC и фильтрации сигнала «wait»;
- обслуживания последовательного порта «RS-232»;
- синхронизации «Sample»;
- дистанционной загрузки программы «BootLoader».

В начальном блоке программы:

- по формуле (1) проводится вычисление коэффициента фильтра;
- выполняются все присвоения переменных и констант;
- показаны ссылки на две подпрограммы обработки прерываний «Sample» и «RS».

Выполнение программы начинается с метки «MAIN», находящейся по адресу 0030h. При

этом выполняются все начальные установки, сброс ADC, очистка регистров, разрешается работа с XRAM, запускается внутренний генератор последовательного порта (BRG), калибруется и запускается интегральный ADC на частоте преобразования 500 Гц и определяется собственный номер платы преобразователя для последующей идентификации. Наконец, программа останавливается на метке «wait», где организован бесконечный цикл.

Такой способ преобразования аналогового сигнала сейсмодатчика в цифровую форму позволяет сконструировать недорогой преобразователь аналог — код, обеспечивающий амплитудный динамический диапазон 126 дБ, теоретическую точность привязки по времени ± 1 мс и широкий частотный диапазон.

Список литературы

<http://www.analog.com>. Datasheet: 2-Channel, ± 10 V Input Rang, High throughput, 24 — bit $\Sigma\text{-}\Delta$ ADC — ADC 7732.

<http://www.atmel.com>. Datasheet: 8-bit Flash Microcontroller — AT89C51ED2.

Smith S. W. The Scientist and Engineer's Guide to Digital Signal Processing. — California: Technical Publishing, 1997. — 640 p.