

К. т. н. В. П. СИДОРЕНКО, О. Н. ЗАБРОДИНА,
В. Н. СИДОРЧУК, к. т. н. Ю. Е. НИКОЛАЕНКО

Украина, г. Киев, НИИ микроприборов, Министерство
промышленной политики Украины

Дата поступления в редакцию
30. 01 2001 г.

Оппонент к. т. н. Я. В. МАРТЫНЮК

БИС ЭЛЕКТРОННЫХ ПЛАСТИКОВЫХ КАРТ С ПРЕДВАРИТЕЛЬНОЙ ОПЛАТОЙ

Приведена методика расчета запоминающего элемента БИС FLOTOX. Рассмотрены структурная схема, режимы работы и возможные области применения БИС электронных пластиковых карт.

В настоящее время в Украине системы с предварительной оплатой в сфере услуг строятся полностью на зарубежных комплектующих из-за отсутствия отечественных электронных карт и их составляющих (носитель, контактный модуль, БИС). Поэтому крайне необходима разработка отечественной БИС для электронных карт с предоплатой, которая позволяла бы в случае необходимости с минимальными затратами проводить дальнейшее улучшение ее параметров (например, повышение степени защиты, увеличение количества единиц счета и т. п.).

Такая БИС должна удовлетворять следующим требованиям:

- соответствие стандарту ISO 7816/1/2/3;
- высокая степень защиты от несанкционированного использования;
- минимизация емкости накопителя, схем оформления и числа используемых контактов (с целью уменьшения стоимости ИС);
- соответствие конструкции накопителя перспективным ИС для проведения безналичных расчетов между клиентом – владельцем карточки и предприятием – производителем энергоносителей (электроэнергии, газа, воды, тепла и др.).

Разработанная интегральная микросхема представляет собой электрически репрограммируемый однонаправленный счетчик импульсов тарификации, обеспечивающий энергонезависимое хранение последнего значения счета при отключении питания. Запоминающее устройство выполняется в виде матрицы X слов $\times 8$ ячеек. Область памяти обладает идентификационными (ПЗУ) и персонализационными (РПЗУ) областями информации. Чтение и программирование осуществляется побитно, а стирание – побайтно. Обеспечивается установка как начального (стартового) значения счетчика, так и конечного (стопового) значения. Доступ к памяти защищен аппаратно с помощью специальной схемы безопасности и предохранителей, что позволяет использовать

эту микросхему в качестве дебитного платежного средства, однократно устанавливаемого в операционных центрах на различные тарифы и области применения.

Основной частью микросхемы является матричный накопитель (организация X слов $\times 8$ разрядов). В качестве базовой ячейки памяти принят элемент FLOTOX, который отличается рядом специфических особенностей от электрически стираемых репрограммируемых запоминающих устройств (ЭС РПЗУ) с другими типами ячеек памяти («быстрых» ЭС РПЗУ на FLASH-элементах памяти или МНОП-элементах памяти на «горячих» носителях, ЭС РПЗУ смешанного типа на МНОП с прямым туннелированием и стиранием на проводимости Пула – Френкеля, ЭС РПЗУ на сегнетоэлектриках). Эти особенности:

- возможность стирания информации отдельными байтами или даже битами;
- возможность реализации режимов стирания и записи во всем рабочем диапазоне от -60 до $+125^\circ\text{C}$ за счет температурно-независимого механизма записи-стирания (туннелирования Фаулера – Нордхейма);
- реализация схемы с одним внешним источником питания для всех режимов работы;
- количество циклов перепрограммирования до 10^6 ;
- время хранения информации в активном режиме не менее 15000 часов и в пассивном режиме – не менее 10 лет;
- эффективное время программирования при изменении длины одновременно программируемой страницы от 1 до 16 – 256 байт – от 5 мс до 20 мкс на байт;
- простота реализации аппаратной и программной защиты хранимой информации от несанкционированного доступа.

В элементе FLOTOX используются область туннелирования, расположенная над стоком, и плавающий затвор (первый уровень поликремния) (рис. 1). Через область туннелирования осуществляется проникновение электронов с низкой энергией (туннелирование Фаулера – Нордхейма), которое характеризуется высокой эффективностью и малым расходом энергии, а также является двухсторонним процессом, т. е. может быть использовано как для заряда, так и для разряда плавающего затвора. Даже малая площадь туннельного окисла ($1-10 \text{ мкм}^2$) позволяет обеспечить эффективное туннелирование электронов при записи и стирании [1–4].

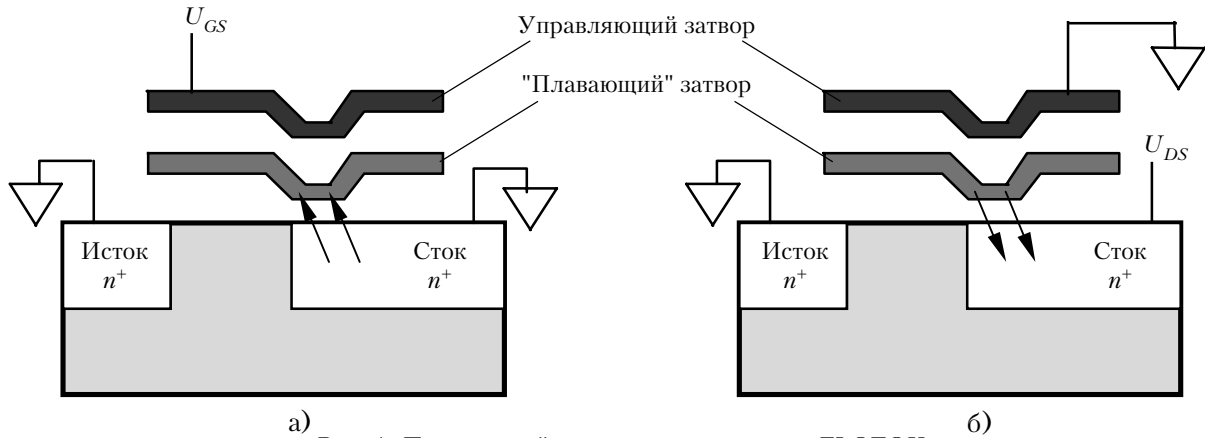


Рис. 1. Принцип действия элемента памяти FLOTOX
 а – стирание; б – программирование

При подаче на управляющий затвор (поликремний второго уровня) высокого положительного напряжения U_{GS} и при нулевом стоковом напряжении U_{DS0} электроны проходят через туннельный окисел и заряжают плавающий затвор (рис. 1, а). При заземлении управляющего затвора и подаче высокого положительного напряжения U_{DS} на сток процесс идет в обратном направлении, и плавающий затвор разряжается (рис. 1, б). При считывании и хранении записанная информация не разрушается, т. е. в нормальных условиях работы ее регенерация не требуется.

Для построения матрицы памяти на FLOTOX-приборах каждый запоминающий элемент выполняется на двух транзисторах – FLOTOX-прибор является собственно запоминающим элементом, а второй транзистор – транзистором выборки, выполняющим две функции:

- в разряженном состоянии FLOTOX-прибор имеет отрицательное пороговое напряжение, что без транзистора выборки может вызвать появление паразитных цепей протекания тока через невыбранные элементы;

- транзистор выборки защищает от разряда FLOTOX-приборы, невыбранные по строке, при подаче на столбцовую шину высокого положительного напряжения.

Туннелирование Фаулера – Нордхейма возможно лишь в том случае, когда напряженность электрического поля в диэлектрике становится равной $\sim 10^7$ В/см [5]. Следовательно, необходимо обеспечить подачу на туннельный окисел напряжения $U_{\text{тун}}$, которое создавало бы требуемую напряженность электрического поля.

Напряжение на плавающем затворе рассчитывается по формулам:

– без заряда на плавающем затворе

$$U_F = \frac{C_{FG}U_{GS} + C_{FD}U_{DS}}{C_T}; \quad (1)$$

– с зарядом Q_F на плавающем затворе

$$U_F = \frac{C_{FG}U_{GS} + C_{FD}U_{DS} + Q_F}{C_T}, \quad (2)$$

где $C_T = C_{FG} + C_{FD} + C_{FS} + C_{FSUB}$. (3)

Здесь C_T – полная емкость плавающего затвора;
 C_{FG} – емкость «плавающий затвор – управляющий затвор»;
 C_{FD} – емкость «плавающий затвор – сток»;
 C_{FS} – емкость «плавающий затвор – исток»;
 C_{FSUB} – емкость «плавающий затвор – подложка».

Предполагается, что в режиме стирания заряд на плавающем затворе отсутствует, сток и исток элемента памяти заземляются ($U_{DS}=0$ В), а на управляющий затвор подается импульс стирания $U_{GS}(t)$ амплитудой U_{GS0} .

Тогда выражение (1) принимает вид

$$U_F = \frac{C_{FG}}{C_T} U_{GS}(t), \quad (4)$$

откуда

$$U_{\text{тун}} = U_F = \frac{C_{FG}}{C_T} U_{GS}(t); \quad (5)$$

$$E_{\text{тун}} = \frac{U_{\text{тун}}}{d_{\text{тун}}} = \frac{C_{FG}}{C_T} \frac{U_{GS}(t)}{d_{\text{тун}}} > 10^7 \text{ В/см}. \quad (6)$$

В режиме записи управляющий затвор элемента памяти заземляется ($U_{GS}=0$), а на сток подается импульс записи $U_{DS}(t)$ амплитудой U_{DS0} . Так как по условиям работы элемента памяти режим записи всегда следует за режимом стирания, то в начальный момент на плавающем затворе находится отрицательный заряд Q_F , который способствует увеличению напряженности электрического поля в окисле. При разряде плавающего затвора Q_F стремится к 0, однако и в этом случае необходимо обеспечить требуемую для туннелирования напряженность электрического поля ($E_{\text{тун}}$). Следовательно, из выражения (2) при $Q_F=0$ получаем:

$$U_F = \frac{C_{FD}}{C_T} U_{DS}(t); \quad (7)$$

$$U_{\text{тун}} = U_{DS}(t) - U_F = U_{DS}(t) - \frac{C_{FD}}{C_T} U_{DS}(t) = U_{DS}(t) \left(1 - \frac{C_{FD}}{C_T}\right); \quad (8)$$

$$E_{\text{тун}} = \frac{U_{\text{тун}}}{d_{\text{тун}}} = \left(1 - \frac{C_{FD}}{C_T}\right) \frac{U_{DS}(t)}{d_{\text{тун}}} > 10^7 \text{ В/см}. \quad (9)$$

Из выражений (6) и (9) видно, что для приемлемых, с практической точки зрения, напряжений (~20 В) толщина туннельного окисла должна быть менее 20 нм. Кроме того, напряженность электрического поля на туннельном окисле сильно зависит от соотношения емкостей C_{FG}/C_T и C_{FD}/C_T . Отношение C_{FG}/C_T должно быть как можно больше, т. к. оно определяет ту часть напряжения, которая передается с управляющего на плавающий затвор при заряде последнего (т. е. определяет эффективность стирания). Так, при $U_{GS0} = 20$ В и $d_{\text{тун}} = 13$ нм из (6) необходимо обеспечить соотношение $C_{FG}/C_T > 0,65$. Отношение C_{FD}/C_T должно быть как можно меньше, т. к. оно определяет ту часть напряжения, которая передается на плавающий затвор при разряде последнего. В данном режиме, как указывалось выше, плавающий затвор должен быть заземлен, наличие на нем любого положительного потенциала уменьшает напряженность электрического поля на туннельном окисле, т. е. уменьшает эффективность записи. Так, при $U_{DS0} = 18$ В и $d_{\text{тун}} = 13$ нм из (9) необходимо обеспечить соотношение $C_{FD}/C_T < 0,28$.

В составе БИС ПЗУ использован FLOTOX-прибор размерами 15×19,5 мкм, разработанный по нормам проектирования 1,5 мкм и изготовленный по КМОП-технологии с двумя уровнями поликремния [6].

Пространство памяти БИС пластиковой электронной карточки, используемой в системах ресурсосбережения с предварительной оплатой, должно включать:

- идентификационное поле микросхемы, программируемое на заводе-изготовителе микросхем, которое может быть изменено только на этапе производства (ПЗУ);

- идентификационное поле карточки, программируемое изготовителем карточек, которое содержит информацию о карточке (серийный номер, возможная область применения и т. п.) и может быть запрограммировано только изготовителем карточек (в режиме «Выпускающий») лишь в том случае, если транспортный код правильно верифицирован. После пережигания предохранителя «Выпускающий – Пользователь» идентификационное поле карточки не может быть изменено;

- поле данных, которое в режиме «Выпускающий» используется для хранения и верификации транспортного кода, а в режиме «Пользователь» оно становится, например, 5-ступенчатым «денежным счетчиком»;

- сертификационное поле, которое организует дополнительную защиту доступа к информации;

- предохранители, формирующие режимы работы микросхемы: в первом режиме можно проводить чтение, стирание и запись всех областей памяти, а во втором режиме эти возможности ограничены;

- поле антиразрывных флагов, содержащее 4 бита, которые используются как антиразрывные флаги. Если имел место разрыв, то программное обеспечение ридера в новом сеансе с карточкой, прочитав состояние антиразрывных флагов, должно выйти на прерванный бит и выполнить команду PROGRAM, т. е. восстановить единицы в младшем подсчетчике.

Для получения разрешения на персонализацию карточки необходимо провести верификацию транспортного кода. Максимально возможное число попыток верификации транспортного кода равно 7 (устанавливается Заказчиком). Если все попытки были неудачными, то микросхема блокируется для дальнейшего использования. При успешном завершении процесса сравнения выполняется инициализация карточки: путем пережигания специального предохранителя схема устанавливается в режим «Пользователь», стираются области презентационного счетчика и транспортного кода, а затем последовательно по одному биту заполняется «денежный счетчик».

Данное поле памяти разбито на 5 подсчетчиков, каждый по 8 бит. Алгоритм подсчета основан на поочередной замене единиц нулями. Когда внутри одного подсчетчика больше нет нулей, программируется один бит в старшем подсчетчике и второй командой PROGRAM, следующей сразу же за первой, стирается содержимое младшего подсчетчика. При этом следует помнить, что самый старший подсчетчик (Счетчик 6) никогда не может быть стерт. Такой режим работы позволяет запустить антиразрывный механизм. При максимальном заполнении «денежного счетчика» подсчетчики 6, 5, 4, 3 имеют по 7 единиц, а самый младший (Счетчик 2) заполнен 8 единицами, т. е. обеспечивается 32767 единиц счета:

уровень С6: +7×(8×8×8×8)	= 28672
уровень С5: +7×(8×8×8)	= 3584
уровень С4: +7×(8×8)	= 448
уровень С3: +7×(8)	= 56
уровень С2: +7×(1)	= 7

Всего 32767 единиц

Чтение и программирование поля памяти возможны всегда, стирание же байта подсчетчика n произойдет только после программирования подсчетчика $n+1$.

Для обеспечения доступа к различным областям памяти микросхема распознает 4 команды, поступающие через внешние выводы RST и CLK:

- команда RESET сбрасывает адресный счетчик в состояние «0», устанавливает все внутренние узлы в начальное положение и читает бит с адресом 0;

- команда READ инкрементирует внутренний адресный счетчик и, если схема открыта для работы, читает соответствующие данные;

- команда COMPARE обеспечивает сравнение внутреннего транспортного кода с предлагаемым в режиме «Выпускающий»;

- команда PROGRAM модифицирует содержимое памяти; если микросхема открыта для работы, программирует адресуемый бит и при повторном исполнении стирает соответствующий байт.

Вывод DQ работает всегда как выход – кроме режима, когда идет сравнение транспортного кода.

Архитектура микросхемы ориентирована на организацию и современную технологию проведения безналичных расчетов между клиентом – владельцем карточки и предприятием – производителем энергоносителей. На рис. 2 представлена структурная схема БИС, обеспечивающая реализацию рассмотренных выше режимов работы с областями памяти с использованием перечисленных команд.

ИНТЕГРАЛЬНЫЕ СХЕМЫ И ПОЛУПРОВОДНИКОВЫЕ ПРИБОРЫ

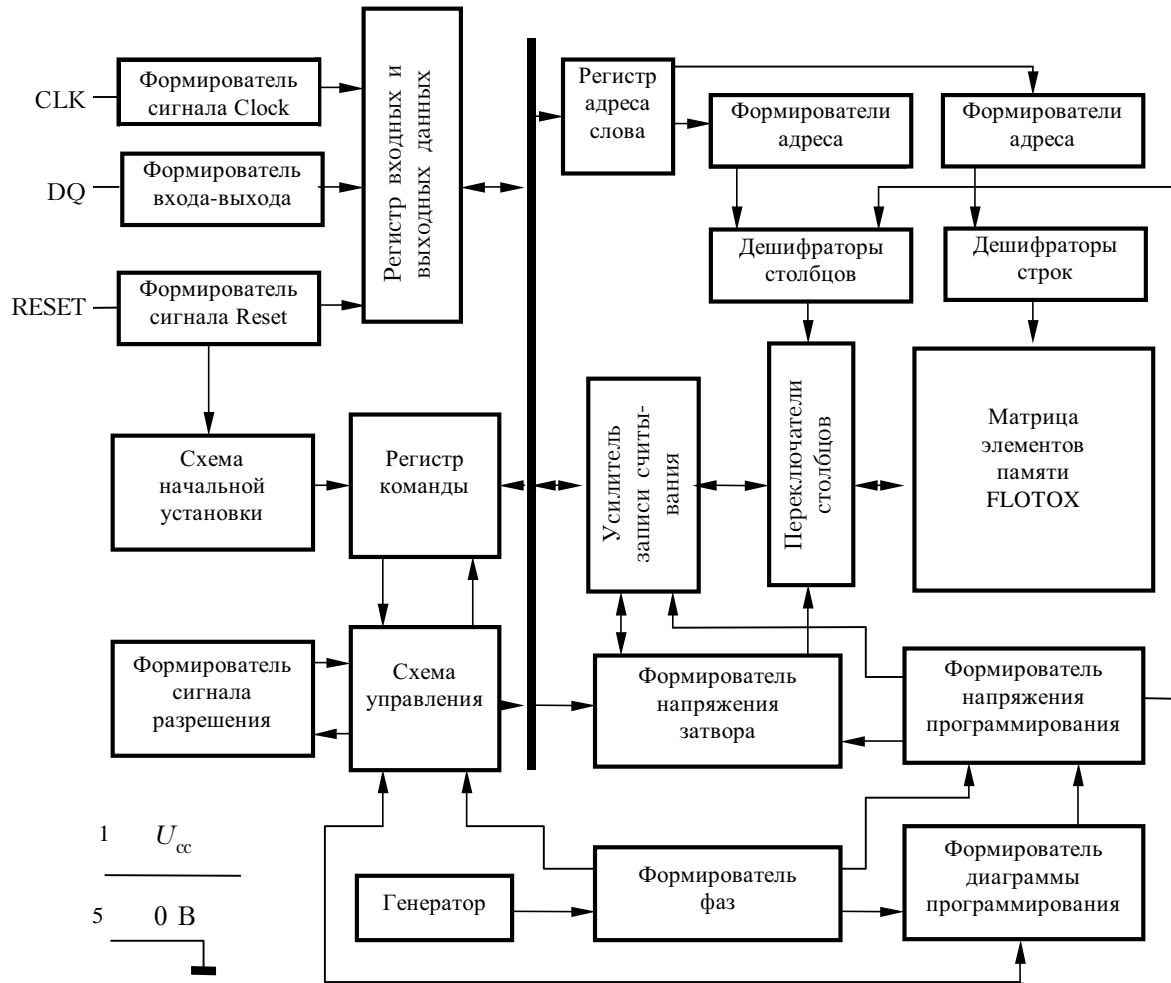


Рис. 2. Структурная схема БИС

Основной частью схемы является накопитель, выполненный в виде матрицы X слов 8×8 ячеек. Строки накопителя выбираются дешифратором строк, а столбцы – переключателями столбцов, управляемыми дешифратором столбцов. Для подачи высокого напряжения на выводы адресуемой ячейки при программировании дешифраторы строк и столбцов содержат на выходах схемы высоковольтных накачек. Числовые шины накопителя соединены с усилителями считывания, для которых схемой формируется напряжение считывания, подаваемое при чтении на затвор выбранной ячейки. Напряжение считывания должно быть настроено на середину межпороговой зоны ячеек памяти и отслеживать технологические разбросы. К дешифраторам подключены адресные формирователи, связанные с регистром адреса, которые формируют прямой и инверсный адресные сигналы. Поскольку данная схема принимает и выдает информацию побитно, на входе используется регистр, принимающий и сохраняющий входные и выходные данные. Часть входных данных, содержащая информацию о режиме работы ИС, переносится в регистр команд, другая часть с информацией об адресе ячейки накопителя – в регистр адреса. Формирователь сигнала разрешения осуществляет проверку права пользования карточкой и в случае положительного результата дает раз-

решение схеме управления на формирование временной диаграммы для выполнения выбранной команды. Формирователи сигналов на входе обеспечивают усиление входных сигналов, а по входам RST и CLK должны для предотвращения дребезга включать фильтры, которые позволяют проигнорировать выполнение команды в случае, если входной сигнал имеет длительность высокого уровня менее 100 нс. Для обеспечения работы ИС в режиме программирования при одном источнике питания +5 В используются схемы формирования высокого напряжения, позволяющие получить импульс программирования требуемой длительности со стабилизированной амплитудой порядка 18–20 В. Схема начальной установки обеспечивает по команде RESET установку всех внутренних узлов в начальное положение.

Протокол обмена информацией микросхемы с устройством считывания – последовательный синхронный. Управление микросхемой осуществляется по трем входам – однонаправленным (тактирующим CLK, сигналом начальной установки RST) и двунаправленному – вводу-выводу данных DQ с открытым стоком. Вход RST используется как управляющий. Тактирующий вход CLK применяется как управляющий, а также для инкрементации внутреннего адресного счетчика.

Архитектурное исполнение микросхемы позволяет использовать ее и для других целей, требующих различной степени секретности и защищенности от несанкционированного доступа, например, в качестве финансовых карт. Многие из таких карт называются «городскими», т. к. используются в том городе, где они выпущены. «Городские» карты могут выполнять любые функции – от простого применения вместо монет в телефонах, парковочных и продающих автоматах, в метро, общественном транспорте до покупок в магазинах без наличных денег. Другой вид финансовых карт – карты электронной выдачи пособий. Это гарантирует получение пособий лишь теми людьми, которые, действительно, в этом нуждаются, и расходование средств на те цели, для которых программа и предназначалась. Карты для приобретения бензина на автозаправке позволяют легко контролировать и фиксировать приобретение топлива. Кроме того, водители и владельцы заправоч-

ных станций будут избавлены от необходимости оперировать наличностью. Карты с предоплатой могут быть использованы в системе гостиничных и туристических комплексов в качестве электронных ключей. Такая карта может служить, например, электронной сберегательной книжкой, с этой картой пользователь может получать наличные деньги в разных отделениях одного банка.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Отчет по ОКР “Кремень-2”. – Киев: НИИ МП, 1984.
2. Отчет по ОКР “Кремень-3”. – Киев: НИИ МП, 1984.
3. Отчет по ОКР “Кремень-4”. – Киев: НИИ МП, 1987.
4. Отчет по ОКР “Кремень-4С”. – Киев: НИИ МП, 1990.
5. Lenzlinger M., Snow E. H. Fowler – Nordheim tunneling into thermally grown SiO₂ // Journal of Appl. Phys. – 1969. – Vol. 40, N 1. – P. 278 – 283.
6. Отчет по ОКР “Кремень-5”. – Киев: НИИ МП, 1989.

К. т. н. В. Г. ВЕРБИЦКИЙ, к. т. н. В. И. ЗОЛОТАРЕВСКИЙ,
к. т. н. Ю. Е. НИКОЛАЕНКО, Л. И. САМОТОВКА,
Е. С. ТОВМАЧ

Украина, г. Киев, НИИ микроприборов
E-mail:

Дата поступления в редакцию
30. 01 2001 г.

Оппонент к. т. н. М. Д. КАРДАЩУК

ПРОЕКТИРОВАНИЕ ВЫСОКОВОЛЬТНЫХ КМОП ИС КЛЮЧЕЙ И КОММУТАТОРОВ НА ОСНОВЕ ОБЪЕМНОГО КРЕМНИЯ

Показаны возможность и особенности применения объемного кремния при проектировании и освоении в производстве КМОП ИС ключей, коммутаторов.

В условиях, когда зарубежные производители и поставщики предлагают широкий спектр КМОП интегральных схем, различных по функциональному назначению, с широким диапазоном допустимых электрических и температурных воздействий, проектируемые и изготавливаемые в Киевском НИИ микроприборов интегральные схемы могут привлечь внимание и заинтересованность потребителей только при гарантиях высокого качества, своевременных поставок и существенно более низкой цены КМОП ИС в сравнении с зарубежными функциональными аналогами. В связи с этим был выполнен технико-экономический анализ факторов, ограничивающих применение ряда материалов в проектировании и производстве КМОП ИС ключей с управлением, коммутаторов и переключателей. Были рассмотрены такие материалы на основе монокристаллического кремния, как ДИКЭД-структуры, эпитаксиальные структуры, структуры на основе кремния на изоляторе и кремния с однородным распределением электрофизических параметров по всему объему пластины (объемный кремний).

В данной работе представлены некоторые конструкторско-технологические параметры, ограничивающие возможности проектирования на объемном кремнии КМОП ИС для средств связи, сбора, обработки информации и автоматизированного управления исполнительными устройствами.

Аналоговые ключи с управлением, коммутаторы, переключатели (табл. 1), освоенные в производстве, спроектированы в НИИ микроприборов на основе объемного кремния КДБ10(100) с *n*-карманной изоляцией *p*-канальных от *n*-канальных низкотоковых ($V_{tn} = 0,8 \pm 0,2$ В) МОП-транзисторов. Отдельный аналоговый ключ, у которого входом является соединенные сток *n*-канального с истоком *p*-канального МОП-транзистора, а выходом – соединенные сток *n*-канального со стоком *p*-канального МОП-транзистора, управляется разнополярными напряжениями, которые подаются на затворы с выходных инверторов устройства управления ключом (УУК).

Для коммутации ключом напряжения положительной полярности на подложку *p*-канального МОП-транзистора необходимо подать положительное напряжение U_{cc1} не менее коммутируемого напряжения $U_{к1}$, а для коммутации ключом напряжения отрицательной полярности необходимо на подложку *n*-канального МОП-транзистора подать отрицательное напряжение U_{cc2} не менее (по модулю) комму-

Электрические характеристики КМОП ИС

Обозначение	Сопротивление ключа, не более, Ом	Напряжение питания, В			Коммутируемое напряжение, В	Коммутируемый ток, мА	Аналог	
		U_{cc1}	U_{cc2}	U_{cc3}				
Аналоговые ключи с управлением								
1834КН7 – 2-канальный	15,0	16,5; 52,0	-16,5; 0	—	15,0; 50,0	-15,0; 0	50,0	К590КН9
1834КН5 – 4-канальный	50,0	16,5	-16,5	5,5	15,0	-15,0	30,0	К590КН5
1834КН8В – 8-канальный	50,0	16,5; 52,0	-16,5; 0	—	15,0; 50,0	-15,0; 0	30,0	—
Коммутаторы								
1834КН3 – двоянный, 4-канальный	100,0	16,5	-16,5	—	15,0	-15,0	50,0	К590КН3
1834КН6 – 8-канальный	100,0	16,5	-16,5	—	15,0	-15,0	50,0	К590КН6
1834КН2 – двоянный, 8-канальный	100,0	16,5	-16,5	—	15,0	-15,0; 0	50,0	К591КН2
1834КН4 – 16-канальный	100,0	16,5; 52,0	-16,5; 0	—	15,0; 50,0	-15,0; 0	50,0	К591КН3
Переключатели								
1834КН10 – 4-канальный с попарным управлением	50,0	16,5	-16,5	—	15,0	15,0	20,0	К590КН4
1834КН11 – 4-канальный с общим управлением	50,0	16,5	-16,5	—	15,0	-15,0	20,0	К590КН7

тируемого отрицательного напряжения $U_{к2}$. Эти напряжения на подложках исключают возникновение не управляемых напряжениями на затворах электрических токопроводящих цепей через $p-n$ -переходы "сток-подложка", "исток-подложка" в ключевых КМОП-транзисторах аналогового ключа. Подача отрицательного напряжения на подложку отдельного n -канального МОП-транзистора невозможна, т. к. при n -карманной изоляции p -канальных МОП-транзисторов n -канальные МОП-транзисторы могут быть созданы только на одной общей подложке объемного кремния p -типа проводимости. Поэтому отрицательное напряжение подается как на подложки n -канальных транзисторов аналоговых ключей, так и на подложки всех n -канальных транзисторов, входящих в состав УУК, в том числе во входном инверторе УУК. Управление входным инвертором устройства управления ключом осуществляется напряжением логического нуля ($0 \leq U_{вх} \leq 0,8$ В) и логической единицы ($3,0$ В $\leq U_{вх} \leq 5$ В) от ТТЛ интегральной схемы.

Во входном инверторе устройства управления ключом отрицательное напряжение на общей подложке p -типа проводимости объемного кремния КМОП ИС увеличивает пороговое напряжение V_{tn} n -канального МОПТ [1, с. 114] на величину

$$\Delta V_{tn} = \frac{t_{0x} \sqrt{2N_a q \epsilon_0 \epsilon_n} (\sqrt{2\Psi_F + U_{шил}} - \sqrt{2|\Psi_F|})}{\epsilon_0 \epsilon_d}; \quad (1)$$

$$V_n = V_{tn} + \Delta V_{tn}, \quad (2)$$

где t_{0x} – толщина подзатворного диэлектрика;
 V_n – пороговое напряжение n -МОПТ с учетом влияния напряжения $U_{шил} = U_{cc2}$;
 $U_{шил}$ – отрицательное напряжение на подложке относительно истока n -канального МОПТ, равное U_{cc2} и максимальному (по модулю) отрицательному коммутируемому напряжению $U_{к}$;
 V_{tn} – пороговое напряжение при $U_{шил} = 0$.

Так, для коммутации ключом отрицательного напряжения $U_{к} = -16,5$ В подают такое же напряжение U_{cc2} на общую подложку КМОП ИС, и при концентрации акцепторов в подложке объемного кремния, равной 10^{15} см⁻³, это напряжение увеличивает пороговое напряжение (2) n -канального МОП-транзистора во входном инверторе устройства управления ключом от $V_{tn} = 1,0$ В до $V_n = 3,0$ В. И тогда во входном инверторе для переключения n -МОПТ из закрытого в открытое состояние на его затвор необходимо подать напряжение логической единицы не менее 5 В. Для КМОП ИС, представленных в табл. 1, управляющее напряжение 5 В подают на затвор n -МОПТ путем подключения резистора между выводом питания ТТЛ ИС и ее выходом. Такое подключение резистора рекомендуется и для КМОП ИС при отрицательных напряжениях питания U_{cc2} в диапазоне от минус 16,5 В до минус 5 В и напряжениях коммутации (по модулю) менее 16,5 В.

На рис. 1 представлены предельные значения коммутируемых напряжений ключом на нагрузку 1000 Ом в зависимости от величины отрицательного напряжения питания U_{cc2} КМОП ИС УР1834КН7, УР1834КН8 и УР1834КН4В. Заштрихованная область между линиями 1 и 2 представляет возможный диапазон коммутируемых напряжений при условии $U_{к1} \leq U_{cc1}$ и $|U_{к2}| \leq |U_{cc2}|$. Ключи с управлением, коммутаторы, переключатели коммутируют также напряжения в пределах $|-U_{cc2}| \leq U_{к} \leq U_{cc1}$ и в диапазоне низких напряжений питания вплоть до $U_{cc1} \geq 4$ В, $-16,5$ В $\leq U_{cc2} \leq 0$ В.

Как видно из рис. 1, конструкция КМОП ИС на основе n -карманной изоляции p -канальных комплементарных МОП-транзисторов при условии $U_{cc1} \geq U_{к}$, $U_{cc2} = 0$ обеспечивает коммутацию положительного однополярного напряжения $U_{к}$ до 50 В, а также [2] обладает более высокой устойчивостью к возникно-

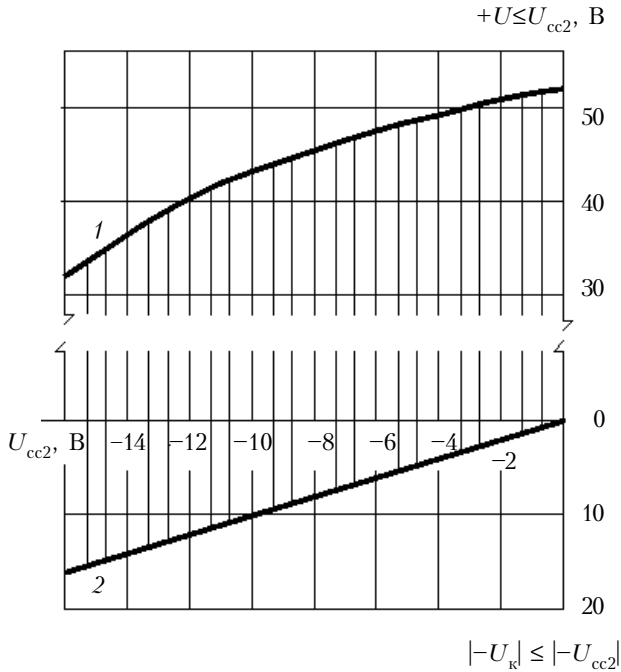


Рис. 1. Зависимость максимально возможного положительного коммутируемого напряжения ($U_k \leq U_{cc1}$) от величины отрицательного напряжения питания U_{cc2} КМОП ИС (отрицательное напряжение коммутации $U_k = U_{cc2}$):
 1 – $U_{k1} = U_{cc1}$; 2 – $U_{k2} = -U_{cc2}$

вению тиристорного эффекта и радиационному воздействию α -частиц в сравнении с p -карманной изоляцией n -канальных комплементарных транзисторов. Однако n -карманная изоляция комплементарных p -МОП-транзисторов не обеспечивает управление входного инвертора уровнем напряжения логической единицы от ТТЛ ИС при коммутации ключом двухполярного напряжения в диапазоне более чем ± 20 В из-за увеличения порогового напряжения V_{tn} в n -МОП-транзисторах до уровня выше предельно допустимого.

Вопросы проектирования высоковольтных КМОП ИС коммутаторов, ключей с управлением, переключателей, преобразователей уровней напряжения в диапазоне не более ± 50 В требуют нахождения компромиссных конструкторско-технологических решений по обеспечению:

- пробивных напряжений выше 100 В p - n -переходов "сток – подложка", "исток – подложка" и предотвращения смыкания сток-истоковых p - n -переходов при минимально допустимом расстоянии l между ними для получения низкого, менее 100 Ом, сопротивления открытого ключа на основе комплементарных МОП-транзисторов;

- оптимального соотношения размеров W_n, L_n и W_p, L_p – соответственно, ширины и длины каналов n - и p -канальных МОП-транзисторов во входном инверторе устройства управления ключом, зависящего от величины положительного напряжения питания КМОП ИС;

- высоких, более 100 В, пробивных напряжений подзатворного диэлектрика с одновременным получением низких пороговых напряжений n - и p -ка-

нальных МОП-транзисторов в пределах $(0,8 \pm 0,2)$ В для эффективного управления входным инвертором устройства управления ключом уровнями напряжений логической единицы и нуля от ТТЛ ИС.

Проектирование высоковольтных аналоговых ключей для коммутации предельных напряжений ± 50 В проводится, с учетом обеспечения пробивных напряжений p - n -переходов p -канальных МОПТ выше 100 В, на основе выбора подложки объемного кремния n -типа проводимости с максимально допустимой концентрацией доноров 10^{15} см^{-3} , что соответствует кремнию марки КЭФ 4,5 (100). Такого же порядка предельно допустимую результирующую концентрацию акцепторных и донорных примесей, с учетом перекомпенсации примесной проводимости, технологически обеспечивают на поверхности p -кармана и n -областей стока, истока n -канальных МОП-транзисторов.

Пробивные напряжения p - n -переходов также зависят от радиуса кривизны p - n -перехода [3, с. 61–66], максимальной разницы потенциалов между затвором и стоком в закрытом состоянии КМОП-транзисторов ключа [4, с. 72] и расстояния от контакта к области стока до подзатворного диэлектрика.

Разность потенциалов между затвором и стоком в закрытом состоянии ключа на основе КМОПТ приводит к инверсии проводимости области стока, находящейся под затвором. Инверсионный слой ограничивает расширение p - n -перехода "сток-подложка" в сторону истока. Обедненный слой p - n -перехода формируется на поверхности области стока между контактом стоковой области и границей диэлектрика, находящегося под поликремниевым затвором. Лавинный пробой p - n -перехода "сток-подложка" возникает в случае превышения предельно допустимой напряженности электрического поля в p - n -переходе на поверхности стоковой области.

На основании эмпирической зависимости между величиной напряжения лавинного пробоя резкого p - n -перехода и концентрацией примеси N , а также предельно допустимой напряженностью электрического поля в p - n -переходе $E(N)$ [3, с. 51–60], минимально допустимое расстояние l от контакта к области стока до подзатворного диэлектрика, находящегося под поликремниевым или алюминиевым затвором, определяют из соотношений

$$l \geq \frac{258 \cdot (10^{15})^{0,75}}{N^{0,75} E(N)} \quad \text{для } 4 \cdot 10^{13} \text{ см}^{-3} < N < 4 \cdot 10^{15} \text{ см}^{-3}; \quad (3)$$

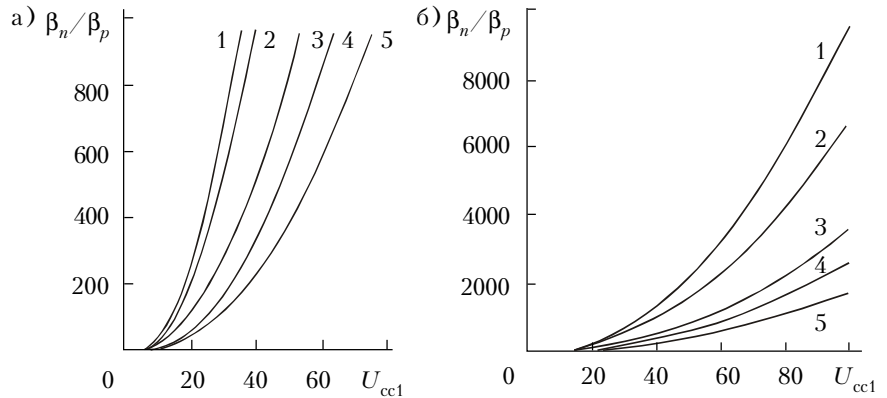
$$l \geq \frac{53,6 \cdot (10^{16})^{0,56}}{N^{0,56} E(N)} \quad \text{для } 4 \cdot 10^{15} \text{ см}^{-3} < N < 3 \cdot 10^{17} \text{ см}^{-3}. \quad (4)$$

Увеличение расстояния l более 3 мкм нецелесообразно из-за существенного вклада линейного сопротивления области стока R_c в общее сопротивление открытого ключа.

Размеры W_n, L_n и W_p, L_p комплементарных транзисторов входного инвертора УУК рассчитывают на основании заданных уровней входных напряжений логической единицы и нуля, подаваемых с выхода ТТЛ ИС, напряжения питания U_{cc1} , а также не-

Рис. 2. Зависимость минимально допустимого отношения β_n/β_p в МОП-транзисторах входного инвертора от напряжения питания U_{cc1} для низковольтных (а) и высоковольтных (б) КМОП ИС

- ($U_{вых(0)} \leq 0,6$ В; $V_{tn} = V_{tp}$):
 1 - $V_T = 2,2$ В, $U_{вх(1)} = 3,0$ В;
 2 - $V_T = 0,8$ В, $U_{вх(1)} = 2,0$ В;
 3 - $V_T = 0,8$ В, $U_{вх(1)} = 3,0$ В;
 4 - $V_T = 2,2$ В, $U_{вх(1)} = 5,0$ В;
 5 - $V_T = 0,8$ В, $U_{вх(1)} = 5,0$ В



обходимых на выходе входного инвертора напряжений логической единицы $U_{cc1} - V_{tp} \leq U_{вых(1)} \leq U_{cc1}$ и логического нуля $0 \leq U_{вых(0)} \leq V_{tn}$. На рис. 2 представлены зависимости минимально допустимых значений отношения удельной крутизны β_n к β_p для n - и p -канальных МОП-транзисторов входного инвертора от величины напряжения питания U_{cc1} при различных постоянных значениях входного напряжения логической единицы $U_{вх(1)}$, выходного напряжения логического нуля $U_{вых(0)} \leq 0,6$ В и пороговых напряжений $V_{tn} = V_{tp}$.

Используя модель МОПТ в области насыщения выходных ВАХ при заданных токе потребления, U_{cc1} , V_{tp} , t_{0x} , μ_{p0} и необходимом значении времени переключения из состояния логического нуля в состояние логической единицы входного инвертора, определяют отношение $a = W_p/L_p$ для p -канального МОПТ. (Здесь μ – подвижность носителей зарядов в канале.) На основании конструктивно-технологических ограничений при $a < 1$ выбирают минимальный размер W_p , определяют L_p .

Исходя из заданных величин $V_{tp} = V_{tn}$, $U_{вх(1)}$, по графической зависимости на рис. 2 определяют минимально допустимое значение β_n/β_p и из соотношения

$$\frac{\beta_n}{\beta_p} = \frac{W_n L_p \mu_{n0} [1 + \theta (U_{cc1} - U_{вх1} - V_{Ttp})]}{W_p L_n \mu_{p0} [1 + \theta (U_{вх1} - V_{Ttn})]} \quad (5)$$

определяют W_n/L_n , выбирают L_n и определяют W_n для n -канального МОПТ входного инвертора. (Здесь θ – коэффициент, учитывающий снижение подвижности заряда в канале при увеличении напряжения на затворе.)

Информативные параметры модели МОП-транзистора (такие как β , μ , θ , пороговые напряжения и сопротивления области стока R_c , истока R_i и канала R_k , а также параметры модели p - n -переходов) определялись на тестовых элементах с помощью аналитических зависимостей и методов, представленных в работах [5, 6].

Пробивное напряжение подзатворного диэлектрика $U_{зп}$ определяется его толщиной t_{0x} , которая зависит от технологических режимов его создания. Для напряжения между затвором и подложкой $U_{зп} = 100$ В требуемая толщина составляет $t_{0x} = 1200 \dots 1500$ Å.

Низкий уровень порогового напряжения V_{tn} ($0,8 \pm 0,2$ В) в n -канальных МОП-транзисторах достигается путем их изоляции от общей подложки объемного кремния n -типа проводимости и p -канальных МОПТ обратносмещенными p - n -переходами (p -карманы), выбором кристаллографической ориентации плоскости (100) объемного кремния на границе раздела "диэлектрик-полупроводник", а также дозами ионного легирования бором областей каналов комплементарных МОП-транзисторов $0,01 \dots 0,03$ мккулон. В p -карманах истоки n -МОПТ электрически соединяются с их подложками ($U_{пни} = 0$).

На общей подложке объемного кремния n -типа проводимости создают p -канальные МОП-транзисторы. Их пороговое напряжение $U_{tp} = 0,8 \pm 0,2$ В обеспечивают ионным легированием бором областей каналов в n -подложке объемного кремния и соединением области истока с общей подложкой n -типа проводимости, при этом $U_{пип} = 0$.

Низкий уровень (менее 100 Ом) сопротивления открытого ключа R_k , предотвращение смыкания областей стока с истоком при коммутации напряжений ± 50 В, минимальное влияние положительного и отрицательного напряжений на подложке соответственно p - и n -канальных МОП-транзисторов ключа обеспечивается, исходя из выражений для R_k и V_T [7], максимально допустимой концентрацией доноров в подложке объемного кремния 10^{15} см⁻³, поверхностной концентрацией акцепторов в p -кармане не более $4 \cdot 10^{15}$ см⁻³, созданием плавных p - n -переходов с градиентом концентрации не более $4 \cdot 10^{19}$ см⁻⁴, выбором кристаллографической плоскости (100) на границе раздела "подзатворный диэлектрик – полупроводник", поликремниевыми затворами, легированными фосфором, минимально возможной толщиной подзатворного диэлектрика (1200 Å) на основе двуокиси кремния с $\epsilon_d = 3,9$, минимально допустимым расстоянием от подзатворного диэлектрика до контактов к стоковой, истоковой области, определяемым из выражений (3), (4), а также соотношением W/L в комплементарных МОП-транзисторах ключа с минимально допустимыми значениями $L = 6$ мкм.

Кроме того, в проектируемых КМОП ИС путем выбора конструкции ключа на основе двух последовательно соединенных с общими истоками n -канальных МОП-транзисторов и создания новой схемы управления таким ключом обеспечивается ком-

Электрические характеристики проектируемых КМОП ИС

Обозначение	Сопротивление ключа, не более, Ом	Напряжение питания, В		Коммутируемое напряжение, В		Коммутируемый ток, мА	Аналог
		U_{cc1}	U_{cc2}				
5701КН04 — 4-канальный ключ	50	4,5...55,0	—	50	–50	50	АДГ441
5701КН16 — 16-канальный коммутатор	100	4,5...55,0	–27,5...0	25	–25	30	АДГ506А

мутация двухполярных (± 50 В) напряжений при использовании только одного положительного источника напряжения питания КМОП ИС (см. табл. 2).

Создание КМОП ИС ключей с управлением, коммутаторов с коммутируемым напряжением более ± 50 В на объемном кремнии возможно при концентрации доноров в подложке менее 10^{15} см $^{-3}$, но это приведет к значительному росту сопротивления ключа из-за необходимого увеличения длины канала МОПТ для исключения смыкания $p-n$ -переходов "сток-исток". А увеличение ширины канала W для снижения сопротивления ключа в открытом состоянии приводит к увеличению площади, занимаемой КМОП ИС, и экономической неэффективности их производства. Поэтому проектирование КМОП ИС для коммутации напряжений в диапазоне более ± 50 В при обеспечении сопротивления ключа порядка единиц или десятков Ом необходимо проводить на основе применения ДИКЭД-структур с формированием ДКМОП-транзисторов.

Таким образом, проектирование высоковольтных КМОП БИС ключей и коммутаторов на основе изоляции p -канальных МОП-транзисторов от подложки кремния p -типа проводимости $p-n$ -переходами с обеспечением управления входным инвертором устройства управления ключом управляющим напряжением от ТТЛ ИС ограничивается максимально допустимым отрицательным напряжением питания и коммутации $U_{cc2} \leq -20$ В, т. к. это напряжение, подаваемое на общую подложку всех n -МОП-транзисторов с индуцированными каналами, увеличивает пороговое напряжение и n -канального МОП-транзистора во входном инверторе — до уровня, при котором положительное управляющее напряжение от ТТЛ ИС уже не в состоянии открыть его и переключать входной инвертор из состояния логической единицы в состояние логического нуля.

Проектирование высоковольтных КМОП ИС ключей и коммутаторов на основе подложек объемного кремния n -типа проводимости и изоляции n -карманных МОП-транзисторов от подложки $p-n$ -переходами позволяет увеличить коммутируемые отрицательные напряжения до -50 В благодаря

возможности исключения влияния отрицательного напряжения $U_{cc2} \leq -50$ В на пороговое напряжение n -канального МОП-транзистора во входном инверторе путем электрического соединения его истока с подложкой в p -кармане. Ограничивающими факторами проектирования ключей, коммутаторов, переключателей для коммутации положительных и отрицательных напряжений в диапазоне более ± 50 В являются пробивные напряжения $p-n$ -переходов и экономическая нецелесообразность увеличения пробивных напряжений путем снижения концентрации примесей в подложке объемного кремния n -типа проводимости, т. к. это, в итоге, для обеспечения сопротивления открытого ключа менее 100 Ом приводит к существенному увеличению площади, занимаемой КМОП ИС на пластине кремния.

В КНИИ МП проектирование ключей с управлением, коммутаторов, переключателей для коммутации напряжений более ± 50 В осуществляется на основе ДКМОП-транзисторов с применением ДИКЭД-структур.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Интегральные схемы на МДП-приборах. — М.: Мир, 1975.
2. Shimohigashi K. and other. An n -well CVOS dynamic RAM // IEE Trans. — 1982. — Vol. SC-17, N 2. — P. 344–348.
3. Грехов И. В., Сережкин Ю. Н. Лавинный пробой $p-n$ перехода в полупроводниках. — Л.: Энергия, 1980.
4. Ричман П. Физические основы полевых транзисторов с изолированным затвором. — М.: Сов. радио, 1971.
5. Zolotarevsky V. I., Serdyuk G. B., Samotovka L. I. et al. SOI-based Ics design, technology and electrical diagnostics // Physical and technical problem of SOI structures and devices. — Gurzuf, Ukraine. — November 1–4, 1994. — P. 69–70.
6. Lysenko V. S., Zolotarevsky V. I., Samotovka L. I. et al. $P-n$ junction informative parameters and yield of SOI CMOSICs // Perspectives, science and technologies for novel silicon on insulator Devices. — Kyiv, Ukraine. — October 12–15, 1998. — P. 25.
7. // Зарубежная электронная техника. — М.: ЦНИИ "Электроника", 1976. — Вып. 21. — С. 10–11.