

К. т. н. В. Г. ВЕРБИЦКИЙ, к. т. н. В. И. ЗОЛОТАРЕВСКИЙ,
к. т. н. Ю. Е. НИКОЛАЕНКО, Л. И. САМОТОВКА, Е. С. ТОВМАЧ

Украина, г. Киев, НИИ микроприборов
E-mail: mikromask@t.kiev.ua

Дата поступления в редакцию
13.03 2002 г.

Оппонент к. ф.-м. н. В. М. ПОПОВ
(НИИ МП, г. Киев)

КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОГРАНИЧЕНИЯ ПРИ ПРОЕКТИРОВАНИИ ВЫСОКОВОЛЬТНЫХ КМОП БИС

Представлены особенности проектирования в части обеспечения функционирования высоковольтных КМОП БИС коммутаторов и ключей на основе исходной n -подложки.

В работе [1] представлены основные конструкторско-технологические параметры активных элементов, входящих в состав КМОП-транзисторов, ограничивающие и обеспечивающие проектирование высоковольтных КМОП БИС на объемном монокристаллическом кремнии как экономически наиболее эффективным полупроводниковом материале.

Техническое состояние интегральных микросхем, определяемое в технической диагностике как исправное, работоспособное и правильно функционирующее, обеспечивается, в первую очередь, на стадии их проектирования, а затем технологическим процессом производства, испытаний и допустимыми условиями, режимами их эксплуатации.

Для правильного функционирования высоковольтных КМОП БИС в объеме монокристаллического кремния необходимо проектировать не только конструкцию электрической схемы, выполняющей заданное функциональное назначение, но и специальную систему защиты от действия факторов, дестабилизирующих правильное функционирование как схемы в целом, так и всех составляющих ее элементов — области стоков, истоков, каналов, p — n -переходов, подложек в области обедненных слоев, подзатворного диэлектрика, токопроводящих шин и контактов, а также p — n -переходов, изолирующих комплементарные МОП-транзисторы.

В данной работе рассмотрены некоторые особенности проектирования в части обеспечения правильного функционирования высоковольтных КМОП БИС аналогового ключа с управлением и коммутаторов путем защиты электрической схемы, выполняющей заданное функциональное назначение, как от внутренних (в КМОП БИС), так и от внешних дестабилизирующих факторов.

Внутренние электрические дестабилизирующие факторы связаны с тем, что в режимах испытаний, эксплуатации КМОП БИС изменение электрического потенциала на выходе каждого логического элемента "НЕ", соответствующего логической еди-

нице или нулю, сопровождается и обеспечивается перезарядкой емкостей элементов комплементарных транзисторов, таких как "затвор—подложка", "сток—затвор", p — n -переходы "сток—подложка", "сток—исток", паразитных емкостей, конструктивно неизбежно создаваемых между токоведущими шинами и пассивными областями подложки n -типа объемного кремния и карманами p -типа проводимости. Перезарядка этих емкостей осуществляется токами, протекающими в подложках КМОП-транзисторов. Кроме того, в этих подложках протекают токи обратно смещенных стоковых p — n -переходов и p — n -переходов, изолирующих n - от p -канальных МОП-транзисторов. Падение напряжения, созданное этими токами вблизи истоковых p — n -переходов, может привести к инжекции неосновных носителей заряда в подложки n - и p -канальных МОП-транзисторов. Дрейф и диффузия этих зарядов к обратно смещенным p — n -переходам могут существенно увеличивать их обратные токи, тем самым провоцируя дальнейшее повышение уровня инжекции неосновных носителей и лавинный пробой p — n -переходов.

К внешним дестабилизирующим факторам можно отнести превышение над предельно допустимыми уровнями электрических напряжений в шинах питания, во входном каскаде, включение напряжения питания КМОП БИС после подачи на входной каскад управляющих напряжений, температурные, радиационные и другие воздействия, превышающие предельно допустимые нормы.

Внутренние и внешние дестабилизирующие факторы проявляются в виде паразитных эффектов электрического поля и тиристорных эффектов.

Эффекты электрического поля могут увеличивать токи утечки, создавать лавинное умножение подвижных носителей зарядов в p — n -переходах, диэлектрических пленках, модулировать величину сопротивления и инвертировать проводимость активных и пассивных областей функциональной электрической схемы в монокристаллическом кремнии, в т. ч. и в областях p — n -переходов и прилегающих к ним слоев, уменьшая их пробивные напряжения, а также создавать в электрической схеме паразитные диоды, биполярные и МОП-транзисторы, переводящие КМОП БИС в состояние неправильного функционирования. Теоретическое изложение, графики и формулы для расчета электрофизических параметров активных и пассивных областей электрической и

функциональной схемы в монокристаллическом кремнии под действием эффектов электрического поля представлены в [2—6] и были использованы для расчета конструктивно-технологических и электрофизических параметров активных и пассивных элементов электрической функциональной схемы и системы защиты ее от дестабилизирующих факторов в процессе проектирования высоковольтных КМОП БИС.

Тиристорный эффект возникает в четырехслойных $p-n-p-n$ ($n-p-n-p$) полупроводниковых структурах, к которым к аноду p -типа проводимости приложен положительный потенциал относительно катода n -типа проводимости, а провоцирующими факторами включения тиристорного эффекта могут быть инжекция подвижных носителей заряда $p-n$ -переходом и обратные токи обратно смещенных $p-n$ -переходов.

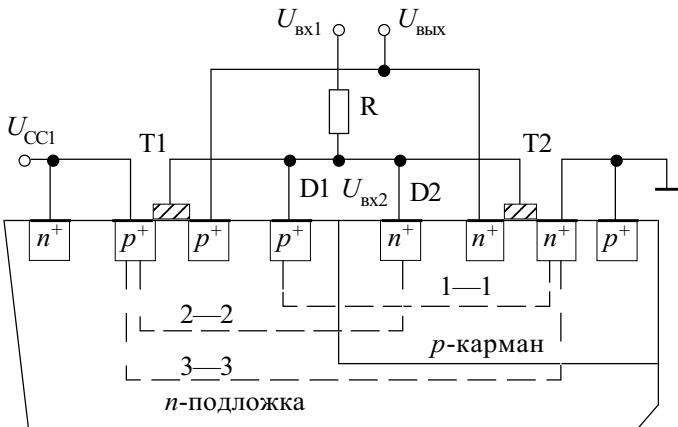


Рис. 1. Паразитные четырехслойные структуры КМОП-транзистора

Анализ конструктивного расположения областей стоков, истоков, защитных диодов в логических элементах на основе комплементарных МОП-транзисторов [2] показывает, что в логическом элементе конструктивно можно выделить два типа основных четырехслойных структур (рис. 1). Структуры первого типа образуются во входных каскадах КМОП БИС и могут реализоваться в двух видах. Структура 1—1 включает p^+ -типа проводимости базу охранного входного диода (анод), n -типа проводимости подложку p -канального МОП-транзистора, p -карман и n^+ -типа проводимости исток n -канального МОП-транзистора (катод). Структура 2—2 связывает базу входного защитного n^+ -типа проводимости диода в p -кармане с p^+ -истоком p -канального транзистора в подложке n -типа проводимости.

Четырехслойные структуры другого типа характерны для внутренних и выходных каскадов КМОП БИС. В структуру 3—3 входят p^+ -типа проводимости исток p -канального МОП-транзистора (анод), n -типа проводимости подложка, p -карман и n^+ -типа проводимости исток n -канального транзистора (катод).

Отличие двух типов активных паразитных четырехслойных структур в том, что четырехслойные структуры типа 1—1, 2—2 при переходе в низкоимпедансное состояние замыкают шины «земли» или питания на выход предыдущей микросхемы, а внутренние (3—3) замыкают непосредственно шину пи-

тания на шину «земли». В случае 1—1, 2—2 протекающий через четырехслойную структуру ток ограничен нагрузочной способностью предыдущей микросхемы, которая определяется сопротивлением канала открытого транзистора, а также величиной входного защитного резистора R (рис. 1). Во втором случае ток, проходящий через паразитную структуру, ограничивается лишь модулированным распределенным сопротивлением p -кармана, n -подложки, сопротивлением контактов и внутренним сопротивлением источника напряжения питания КМОП БИС.

Защита функциональной схемы КМОП БИС коммутатора UP5701KN16 и аналогового ключа с управлением UP5701KN04 от внешних дестабилизирующих факторов, в том числе от превышения предельно допустимых электрических напряжений на входе входного каскада и на шинах питания, осуществляется с помощью защитных элементов Э1 и Эз1—Эз4, представленных на рис. 2 и 3.

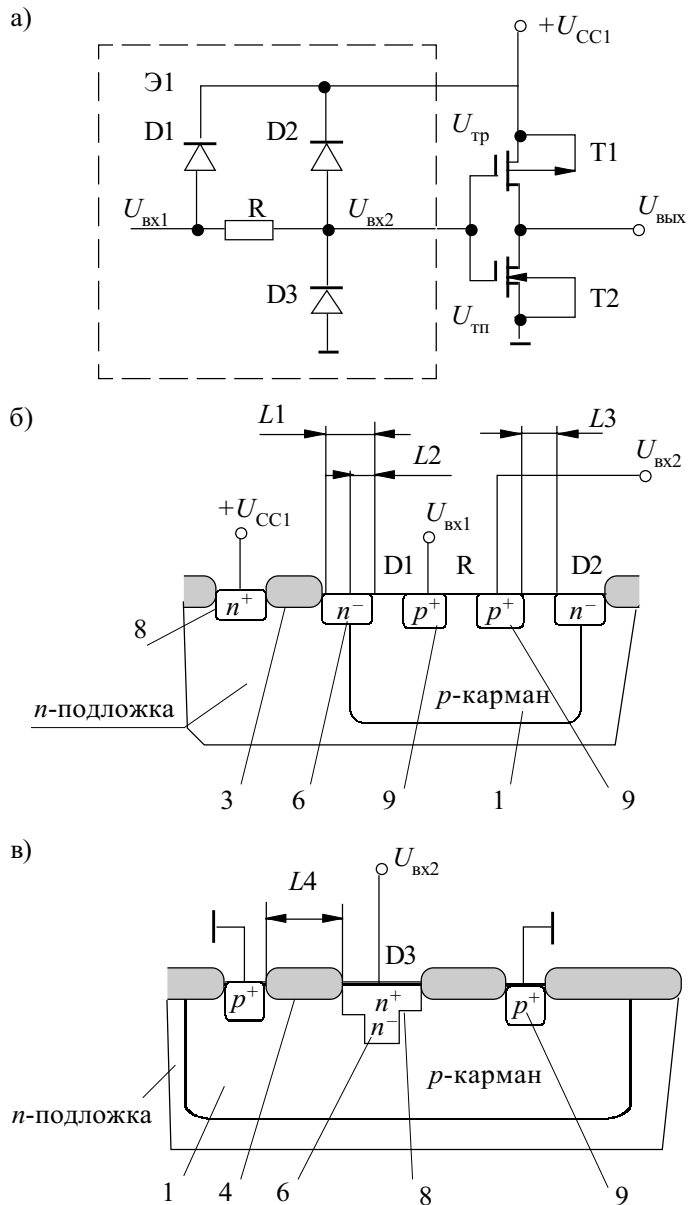


Рис. 2. Схема электрическая входного каскада с элементами защиты от статического электричества (а); б — структура резистора R и диодов $D1, D2$; в — структура диода $D3$

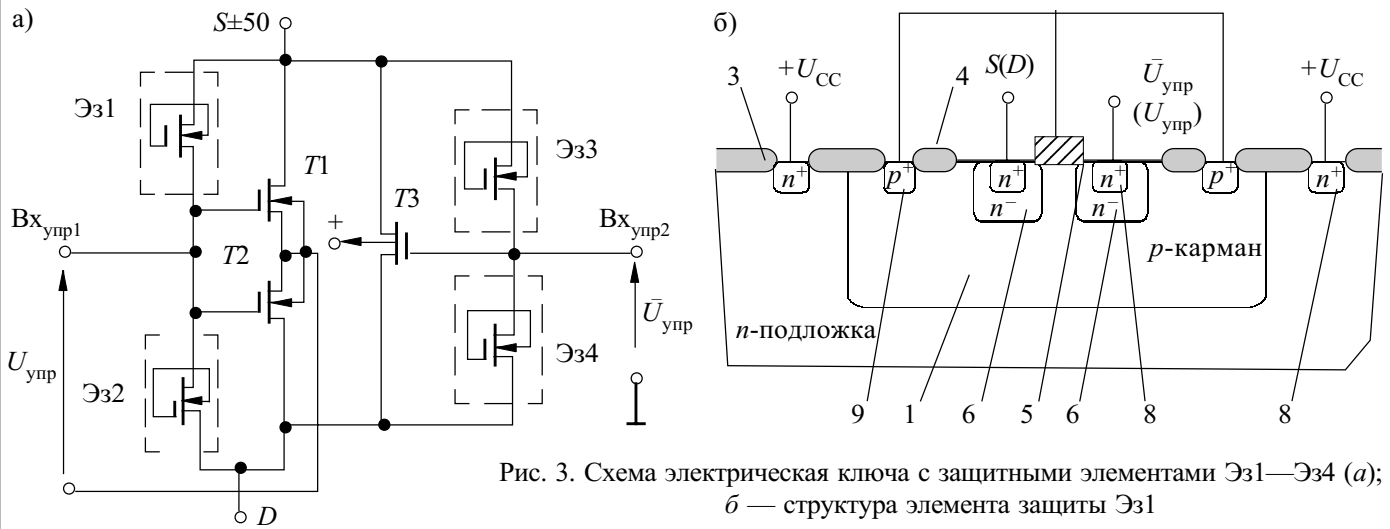


Рис. 3. Схема электрическая ключа с защитными элементами Эз1—Эз4 (а); б — структура элемента защиты Эз1

Входной инвертор (рис. 2) устройства управления ключом в КМОП БИС УР5701КН04 и УР5701КН16 спроектирован на комплементарных МОП-транзисторах, в которых подложка *n*-канального транзистора Т2 заземлена, а подложка *p*-канального транзистора Т1 подсоединена к источнику положительного напряжения питания U_{CC1} . Поэтому транзистор Т1 при напряжениях $U_{CC1} \geq U_{вх} - U_{тр}$ находится постоянно в открытом состоянии, а пороговое напряжение $U_{пн}$ транзистора Т2 не зависит от величины отрицательного напряжения питания U_{CC2} КМОП БИС. Во входном инверторе защита подзатворного диэлектрика в транзисторах Т1 и Т2 от напряжений, превышающих предельно допустимые, осуществляется с помощью элемента защиты Э1. В состав элемента защиты входят сопротивление R и диоды D1, D2, D3 (рис. 2, а, б). Диод D1 открывается и пропускает ток в прямом направлении при $U_{вх1} > U_{CC1}$. Диод D2 открывается при напряжении $U_{вх2} > U_{CC1}$. Чем выше напряжение $U_{вх2}$, тем больше падение напряжения $U_{вх1} - U_{вх2}$ на сопротивлении R. Аналогично работает защита от отрицательных напряжений, превышающих предельно допустимые, с помощью сопротивления R и диода D3 элемента Э1. Однако защита подзатворного диэлектрика от положительного или отрицательного напряжений статического электричества до 1500 вольт со временем действия во входной цепи, не превышающего нескольких микросекунд, основано на создании *p-n*-переходов в диодах D1, D2 и D3 с пробивными напряжениями ниже пробивного напряжения подзатворного диэлектрика и пробивных напряжений *p-n*-переходов элементов функциональной схемы КМОП БИС.

Пробивные напряжения диодов D1 и D2 понижаются в сравнении с пробивным напряжением *p-n*-перехода *p*-кармана путем дополнительного легирования области L_1 и L_2 донорной примесью N_d и повышением исходного уровня концентрации примеси в *n*-подложке от 10^{15} см^{-3} до уровней $1,1 \cdot 10^{16} \text{ см}^{-3}$ в области L_1 и $5 \cdot 10^{15} \text{ см}^{-3}$ в области L_2 .

Пробивное напряжение диода D3 (см. рис. 2, в) определяется также концентрацией акцепторной примеси N_a на поверхности *p*-кармана ($5 \cdot 10^{15} \text{ см}^{-3}$) и концентрацией донорной примеси на поверхности

n-области (10^{16} см^{-3}). Перекрытие L_2 *p*-кармана легированной областью б не должно превышать 2 мкм, а расстояние L_1 от *p-n*-перехода до локально окисленной поверхности 3 *n*-подложки должно быть не менее 12 мкм. Сопротивление R создается областью *p*-типа проводимости *p*-кармана 1 между контактами *p*⁺-типа 9—9 (рис. 2, б).

Схема защиты Эз1—Эз4 аналогового ключа на основе транзисторов Т1, Т2, Т3 (рис. 3) построена на принципе смыкания двух областей б—б *n*-типа проводимости, разделенных областью *p*-типа проводимости *p*-кармана (рис. 3, б). В каждом защитном элементе Эз1—Эз4 первая область *n*-типа проводимости электрически присоединена ко входу управляющему (для Эз1 и Эз2 — ко $V_{x_{упр1}}$, на который подают управляющее напряжение $U_{упр}$, а для Эз3 и Эз4 — ко $V_{x_{упр2}}$, на который подают управляющее напряжение $\bar{U}_{упр}$, инверсное относительно $U_{упр}$, см. рис. 3, а). Вторая область *n*-типа проводимости для Эз1 и Эз3 электрически присоединяется ко входу S аналогового ключа (Т1 и Т3), а для Эз2 и Эз4 — к выходу D аналогового ключа (Т2 и Т3) (рис. 3, а, б). В случае достижения между входами управляющими и входом S (выходом D) аналогового ключа предельно допустимых напряжений *p-n*-переходы *n*-областей б—б (рис. 3, б) смыкаются, и падение напряжения на подзатворном диэлектрике будет определяться падением напряжения на короткозамкнутых областях б—б *n*-типа проводимости.

Определены следующие основные проектные конструкторско-технологические ограничения на расстояния между элементами защиты, обеспечивающие их исправность и работоспособность.

Минимальные расстояния между конструкциями топологических слоев элементов защиты Э1 во входном каскаде (см. рис. 2):

- от *p-n*-перехода *p*-кармана до области локального окисла, L_1 — 12 мкм;
- перекрытие слоем *n*-типа проводимости б слоя 1 *p*-кармана, L_2 — 2 мкм;
- от *p*⁺-типа проводимости контакта к сопротивлению в *p*-кармане до *p-n*-переходов защитных диодов D1 и D2, L_3 — 10 мкм;

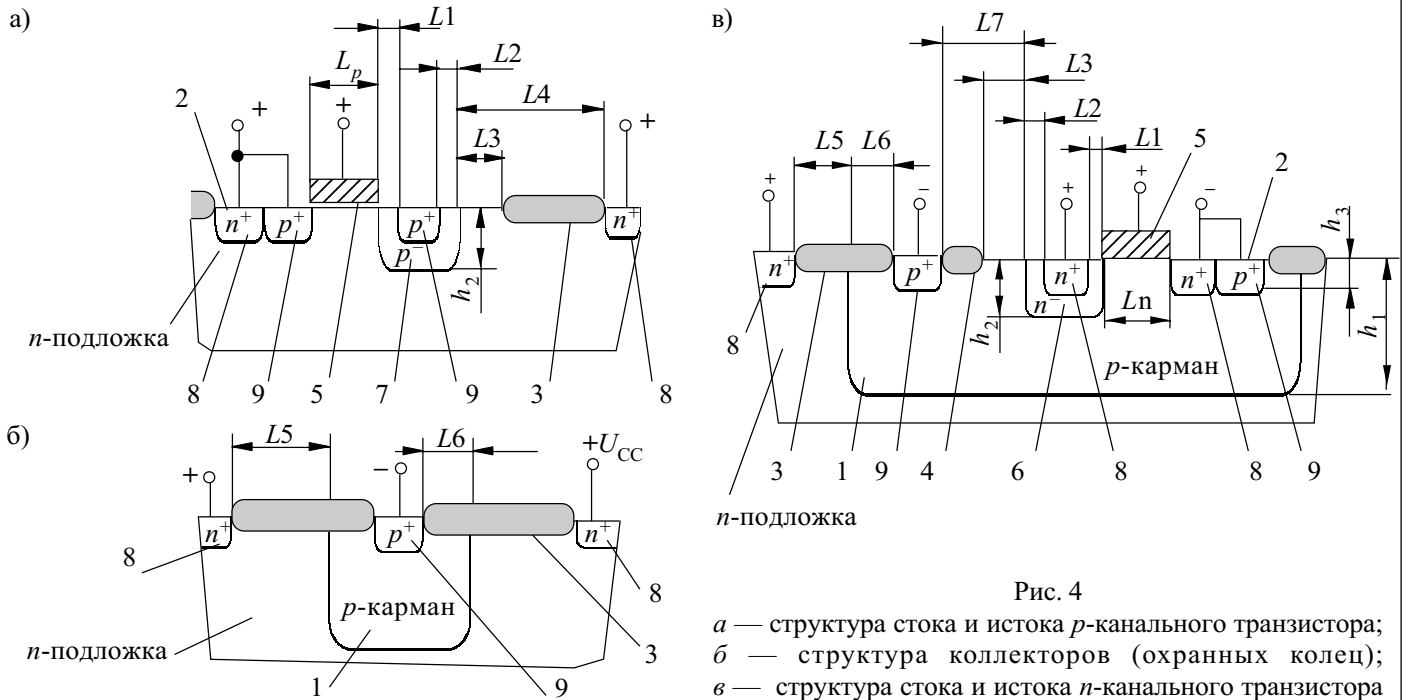


Рис. 4

а — структура стока и истока *p*-канального транзистора;
 б — структура коллекторов (охранных колец);
 в — структура стока и истока *n*-канального транзистора

— от контакта *p*⁺-типа проводимости в *p*-кармане до *p*—*n*-перехода защитного диода D3, L_4 — 7 мкм.

Минимальные расстояния между конструкциями топологических слоев устройства управления ключом, аналогового ключа и элементов его защиты Эз1 — Эз4 (см. рис. 3, 4):

— от контакта *p*⁺- или *n*⁺-типа проводимости к области стока до затвора, L_1 — 4 мкм;

— от *p*⁺- или *n*⁺-типа проводимости контакта к области стока до стокового *p*—*n*-перехода, L_2 — 4 мкм;

— от стокового *p*—*n*-перехода до области локального окисления, L_3 — 6 мкм;

— от стокового *p*—*n*-перехода до *n*⁺-типа проводимости контакта к коллектору, L_4 — 16 мкм;

— от *p*—*n*-перехода *p*-кармана до области *n*⁺-типа проводимости контакта к коллектору, L_5 — 13 мкм;

— от *p*—*n*-перехода *p*-кармана до области *p*⁺-типа проводимости контакта к коллектору в *p*-кармане, L_6 — 6 мкм;

— от стокового *p*—*n*-перехода в *p*-кармане до области *p*⁺-типа проводимости контакта к коллектору, L_7 — 10 мкм.

Внутренние дестабилизирующие электрические воздействия, в основном, могут активизировать тиристорный эффект в конструкциях четырехслойных структур функциональной электрической схемы аналогового ключа и коммутатора. Эффект защелкивания КМОП БИС вследствие тиристорного эффекта может инициироваться такими физическими процессами как образование токов смещения барьерных емкостей *p*—*n*-переходов при резких изменениях приложенных к ним напряжений, лавинным или тепловым пробоем обратносмещенных *p*—*n*-переходов, внутренней инжекцией носителей в области КМОП БИС при отпирании *p*—*n*-переходов, вследствие изменения полярности приложенного напряжения или падением прямого напряжения вблизи *p*—*n*-перехода, созданного неуправляемыми токами в подложках *n*- и *p*-канальных МОП-транзисторов.

Защита от тиристорного эффекта может быть обеспечена путем снижения уровней инжекции *p*—*n*-переходами неосновных носителей заряда, зарядов, экстрагированных обратносмещенными *p*—*n*-переходами, условиями быстрой рекомбинации зарядов, отводом этих зарядов от областей, прилегающих к *p*—*n*-переходам четырехслойных структур, а также низкой эффективностью *p*—*n*-переходов, инжектирующих неосновные носители, и низким удельным сопротивлением вблизи этих *p*—*n*-переходов.

Снижение вероятности возникновения тиристорного эффекта в инверторах на основе комплементарных МОП-транзисторов в высоковольтных КМОП БИС аналогового ключа и коммутатора обеспечивается тем, что различные функциональные блоки, такие как элементы защиты от внешних дестабилизирующих факторов Э1, Эз1—Эз4, *n*-канальные МОП-транзисторы устройства управления аналоговым ключом и аналоговые ключи на основе *n*-канальных МОП-транзисторов, размещаются в отдельных конструкциях карманов 1 *p*-типа проводимости. В общей подложке *n*-типа проводимости, а также в *p*-карманах 1 введены коллекторы 8, 9 (охранные кольца) для захвата неуправляемых подвижных носителей заряда, диффундирующих и дрейфующих в подложках *p*- и *n*-канальных МОП-транзисторов (рис. 4, а, в).

Кроме того, в *n*-подложке между всеми *p*-канальными МОП-транзисторами и *p*-карманами для *n*-канальных МОП-транзисторов, входящих в состав схем аналогового ключа с управлением УР5701КН04 и коммутатора УР5701КН16, введены конструкции коллекторов в виде кольцевых областей *n*-типа проводимости 8, присоединенных к положительному источнику напряжения, и областей *p*-типа проводимости 9, подключенных к отрицательному потенциалу КМОП БИС (рис. 4, б).

Топологическое размещение и расстояния между КМОП-транзисторами, логическими элементами и

элементами защиты от внешних и внутренних дестабилизирующих факторов рассчитаны из требований исключения взаимного паразитного влияния между ними, снижения вероятности действия эффектов электрического поля и тиристорных эффектов. Таким образом, неосновные подвижные носители заряда захватываются электрическим полем обратно-смещенным $p-n$ -переходом охранного кольца p -типа проводимости, а избыточные основные носители — электроны из общей подложки n -типа проводимости — захватываются охранным кольцом n -типа проводимости δ , находящимся под положительным потенциалом.

Проектные конструкторско-технологические ограничения на зазоры между конструкциями топологических слоев функциональных схем аналогового ключа с управлением, коммутатора представлены выше.

Расчет допустимых размеров элементов топологических слоев, расстояний между элементами осуществлялся в приближении резких $p-n$ -переходов с учетом влияния эффекта электрического поля:

$$E_{кр} \leq \frac{U_{p-n}}{W}; \quad W = \sqrt{\frac{2\varepsilon_s \varepsilon_0 (\varphi_k - U_{p-n})(N_a + N_d)}{qN_a N_d}},$$

- где $E_{кр}$ — напряженность электрического поля пробоя $p-n$ -перехода;
 U_{p-n} — обратное напряжение на $p-n$ -переходе;
 W — ширина $p-n$ -перехода;
 ε_s — относительная электрическая проницаемость монокристаллического кремния;
 ε_0 — абсолютная электрическая проницаемость вакуума;
 φ_k — контактная разность потенциалов на $p-n$ -переходе;
 q — заряд, равный по модулю заряду электрона.

Исследование условий возникновения и подавления тиристорного эффекта в высоковольтных КМОП БИС [2] проводилось на основании анализа величины тока $I_{уд}$, удерживающего в открытом состоянии четырехслойную структуру в зависимости от значений коэффициентов передачи тока эмиттера α_n, α_p и величины сопротивлений R_n и R_p , которые учитыва-

Проектные конструкторско-технологические ограничения на размеры основных топологических слоев для элементов высоковольтных КМОП БИС

| Номер слоя (соответствует номеру на рис. 1—4) | Наименование слоев | Минимальный размер элемента, мкм | Минимальный зазор между элементами, мкм | Примечания |
|---|--|----------------------------------|---|---|
| 1 | Области карманов; $N_a=5 \cdot 10^{15} \text{ см}^{-3}$; $h_1=5,0$ мкм | 3 | — | Без электрического контакта |
| | | 6 | 22 | С электрическим контактом к карману |
| 2 | Активные области | 3 | 5 | Без электрического контакта |
| | | 6 | 5 | С электрическим контактом к активной области |
| 3 | Пассивные области, легированные фосфором; $N_d=10^{16} \text{ см}^{-3}$, $h_3=0,5$ мкм | 9 | — | Без электрического контакта |
| | | 12 | — | С электрическим контактом к пассивной области |
| 4 | Пассивные области, легированные бором; $N_a=10^{16} \text{ см}^{-3}$, $h_3=0,5$ мкм | 9 | — | Без электрического контакта |
| | | 12 | — | С электрическим контактом к пассивной области |
| 5 | Затворы и токопроводящие шины из поликремния; L_n, L_p | 9 | 2 | L_p и L_n — длина канала (затвора) соответственно p - и n -канального МОП-транзистора |
| 6 | Области ионного легирования фосфором 1-го уровня; $N_d=10^{16} \text{ см}^{-3}$, $h_2=1,7$ мкм | 11,5 | — | Без электрического контакта |
| | | 14,5 | — | С электрическим контактом к токоведущей шине |
| 7 | Области ионного легирования бором 1-го уровня; $N_a=10^{16} \text{ см}^{-3}$ | 11,5 | — | Без электрического контакта |
| | | 14,5 | — | С электрическим контактом к токоведущей шине |
| 8 | Области ионного легирования фосфором 2-го уровня; $N_d=10^{19} \text{ см}^{-3}$, $h_3=0,5$ мкм | 3 | — | Без электрического контакта |
| | | 6 | — | С электрическим контактом |
| 9 | Области ионного легирования бором 2-го уровня; $N_a=10^{19} \text{ см}^{-3}$, $h_3=0,5$ мкм | 3 | — | Без электрического контакта |
| | | 6 | — | С электрическим контактом |
| 10 | Окна для электрических контактов | 2×2 | — | |

ют разность потенциалов между истоками $9, 8 p$ - и n -канальных МОП-транзисторов и, соответственно, контактами $8, 9$ к n -подложке и p -карману (рис. 4, а, в).

$$I_{уд} = \frac{(\alpha_p I_{Rn} + \alpha_n I_{Rp})}{\alpha_p + \alpha_n - 1}$$

Защита активных элементов функциональной схемы коммутатора и аналогового ключа с управлением от эффекта электрического поля, а также защита пассивных областей, изменение электрофизических параметров которых может нарушить правильность функционирования высоковольтной КМОП БИС, обеспечивается необходимыми уровнями поверхностных концентраций донорных, акцепторных примесей и зазорами между активными элементами, над которыми конструктивно размещаются токоведущие шины, или достаточным расстоянием до токоведущих шин над активными элементами и пассивными областями.

Для выполнения требований снижения паразитного влияния электрических полей на функциональные схемы аналогового ключа с управлением УР5701КН04 и коммутатора УР5701КН16 предусмотрены конструктивные решения поликремниевых затворов, проводников и двухуровневая разводка алюминиевых токоведущих шин. Вероятность возможного паразитного действия эффекта электрического поля на элементы схем уменьшается при уменьшении отношения площади, занимаемой элементами этих схем, к площади пассивных областей.

Уменьшение линейных, объемных размеров элементов КМОП-транзисторов, диодов могло способствовать увеличению зазоров между ними и, таким образом, снизить паразитные влияния эффектов электрического поля. Однако минимальные размеры КМОП-транзисторов, коллекторов, диодов ограничиваются требованиями технологического процесса производства, минимально допустимыми пробивными напряжениями $p-n$ -переходов и необходимыми сопротивлениями аналогового ключа в открытом со-

стоянии. Проектные конструкторско-технологические ограничения на размеры основных топологических слоев для элементов КМОП-транзисторов, коллекторов (охранных колец), диодов, допустимые концентрации акцепторных и донорных примесей на поверхности топологических слоев, а также на глубины залегания $p-n$ -переходов высоковольтных КМОП БИС представлены в **таблице**.

Таким образом, в процессе анализа и исследований конструкций и режимов, обеспечивающих правильное функционирование высоковольтных КМОП БИС, разработаны основные конструкторско-технологические ограничения на размеры элементов топологических слоев, минимально допустимые расстояния между ними, составляющие конструкцию функциональных электрических схем аналогового ключа с управлением и коммутатора, а также спроектирована защита высоковольтных КМОП БИС УР5701КН04 и УР5701КН16 от внутренних и внешних дестабилизирующих факторов, таких как эффект электрического поля и тиристорные эффекты.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Вербицкий В. Г., Золотаревский В. И., Николаенко Ю. Е. и др. Проектирование высоковольтных КМОП ИС ключей и коммутаторов на основе объемного кремния // Технология и конструирование в электронной аппаратуре.— 2001.— № 3.— С. 57 — 61.
2. Аствацатурьян Е. Р. Зашелкивание в интегральных микросхемах // Зарубежная электронная техника.— М.: ЦНИИ «Электроника».— 1989.— № 10.— С. 3—8.
3. Кобболд Р. Теория и применение полевых транзисторов.— Л.: Энергия, 1975.
4. Пенни В. М., Лау Л. Интегральные схемы на МДП-приборах.— М.: Мир, 1975.
5. Зи С. Физика полупроводниковых приборов.— М.: Мир, 1984.
6. Воздействие радиации на интегральные микросхемы / Коршунов Ф. П. и др.— Минск: Наука и техника, 1986.

в портфеле редакции в портфеле редакции в портфеле редакции в портфеле редакции

- *Позиционно-чувствительные фотодатчики на основе проводящих полупроводниковых пленок. А. А. Клюканов, Э. А. Сенокосов, Д. Е. Богинский, В. В. Сорочан (Молдова, гг. Кишинев, Тирасполь)*
- *Оптимальные схемы лазерных фотоионизационных технологий контроля и очистки вещества на атомном уровне. С. В. Амбросов (Украина, г. Одесса)*
- *Микронеоднородности поверхности ионнолегированного слоя кремния. И. М. Викулин, Е. Ф. Храмов, Г. В. Прохоров, А. К. Гнап (Украина, гг. Одесса, Харьков)*
- *Устройство для проведения электролиза импульсным током. Л. А. Альбота, И. М. Раренко, А. Г. Швеиц, И. Л. Альбота (Украина, г. Черновцы)*
- *IOTS-подход: анализ вариантов структур отказоустойчивых бортовых комплексов при использовании компонент Industry. В. С. Харченко, Ю. Б. Юрченко (Украина, г. Харьков)*



- *Зарядовые свойства конденсаторной системы на основе двухслойного диэлектрика SiO₂-Ta₂O₅. В. А. Пилипенко, В. Н. Пономарь, Т. В. Петлицкая (Беларусь, г. Минск)*
- *Алгоритмы первичной обработки сигналов для системы пассивной звуковой локации. В. А. Тарасов, Д. А. Кропачев, Т. А. Чернеженко, А. И. Васильков (Украина, г. Одесса)*

редакция в портфеле редакции в портфеле редакции в портфеле редакции в портфеле