

# КОМП'ЮТЕРНІ ЗАСОБИ, МЕРЕЖІ ТА СИСТЕМИ

*Ju.S. Jakovlev*

## **ABOUT CONSTRUCTION OF ONTOLOGY OF THE SUBJECT DOMAIN "RECONFIGURABLE PIM-SYSTEMS"**

*Schemes of ontology, reflecting features of architecture and structure, the organization of computing process and application reconfigurable PIM-systems are offered.*

*Предложены схемы онтологии, отражающие особенности архитектуры и структуры, организации вычислительного процесса и применения реконфигурируемых PIM-систем.*

© Ю.С. Яковлев, 2007

УДК 681.3; 004.274

Ю.С. ЯКОВЛЕВ

## **О ПОСТРОЕНИИ ОНТОЛОГИИ ПРЕДМЕТНОЙ ОБЛАСТИ «РЕКОНФИГУРИРУЕМЫЕ PIM-СИСТЕМЫ»**

**Введение.** Исследование в онтологии становится все более распространенным в таких областях: искусственный интеллект; информационное моделирование; проектирование агента-ориентированных систем, баз данных; техника представления знаний; языковая инженерия; информационная интеграция, а также интеграция предприятия; медицина; механический инжинеринг; электронная коммерция; географические и другие информационные системы [1]. Далее рассматривается вариант построения схемы онтологии в области реконфигурируемых PIM-систем.

Реконфигурация средств вычислительной техники – это перспективное направление создания и применения компьютерных систем и комплексов, обеспечивающее перенастройку их архитектуры на оптимальное решение пользовательских задач [2]. Реконфигурируемая PIM-система (PK-PIM) включает в себя реконфигурируемую среду, например, специально организованную память Field Programmable Gate Arrays (FPGA), средства коммуникации как необходимую компоненту для создания требуемой архитектуры системы, а также специальный инструмент для реконфигурации. Под FPGA понимают кремниевое изделие (чип), состоящее из массива коммутируемых элементов и некоммутируемых ресурсов, подлежащих конфигурации пользователем с помощью средств программирования. Реконфигурация архитектуры PIM - систем существенно отличается от реконфигурации архитектуры компьютерной

системы (КС) в классическом исполнении вследствие того, что при выполнении процедуры реконфигурации пытаются сохранить преимущества PIM-систем перед обычными системами [3] по ширине полосы пропускания процессор-память, по производительности, потребляемой мощности и пр.

Можно выделить три основных подхода к решению проблем, сопутствующих реконфигурации:

1) реконфигурация с использованием FPGA [2]. Такие системы обозначим РК- PIM1;

2) реконфигурация без использования FPGA. При этом реконфигурация осуществляется за счет заведомо заложенной в архитектуру PIM-систем аппаратной и программной избыточности и выбора путем коммутации необходимых ресурсов для их распределения под реализуемые приложения. Такие системы обозначим РК- PIM2;

3) комбинированный способ реконфигурации, использующий как заведомо внесенную избыточность ресурсов и выбор их под реализуемое приложение, так и применение FPGA. Такие системы обозначим РК- PIM3.

Для решения задач моделирования сложных систем существуют соответствующие методологии и стандарты, например, методологии семейства IDEF (Icam DEFinition или Integrated Definition) [4]. В настоящее время к семейству IDEF можно отнести набор методологий от IDEF0 (Function Modeling) – методологии функционального моделирования до IDEF14 (Network Design) – методологии сетевого проектирования.

Главной единицей представления моделей IDEF является диаграмма, которая оперирует такими элементами как объекты, действия, связи (отношения между объектами и действиями), соединения, а также указатели (ссылки на другие разделы описания процесса).

Применительно к предметной области “реконфигурируемые PIM-системы” наиболее приемлемым для построения онтологии является IDEF5, с помощью которой можно наглядно и эффективно разрабатывать, поддерживать, документировать и изучать сложные системы [5, 6].

Для поддержания процесса построения онтологий в IDEF5 существуют специальные онтологические языки: схематический язык (Schematic Language – SL) и язык доработок и уточнений (Elaboration Language – EL). Язык SL позволяет строить разнообразные типы диаграмм и схем и представлять основную информацию как в начальном развитии онтологии, так и дополнять существующие онтологии новыми данными. Язык EL – это структурированный текстовый язык, который позволяет детально характеризовать элементы онтологии. Ниже предлагается онтология предметной области “реконфигурируемые PIM-системы” (в сокращенном варианте) с использованием языка SL. При этом некоторые определения отношений между объектами представлены в интерпретации автора, которые в принципе не нарушают сущности представления адекватных понятий языка EL.



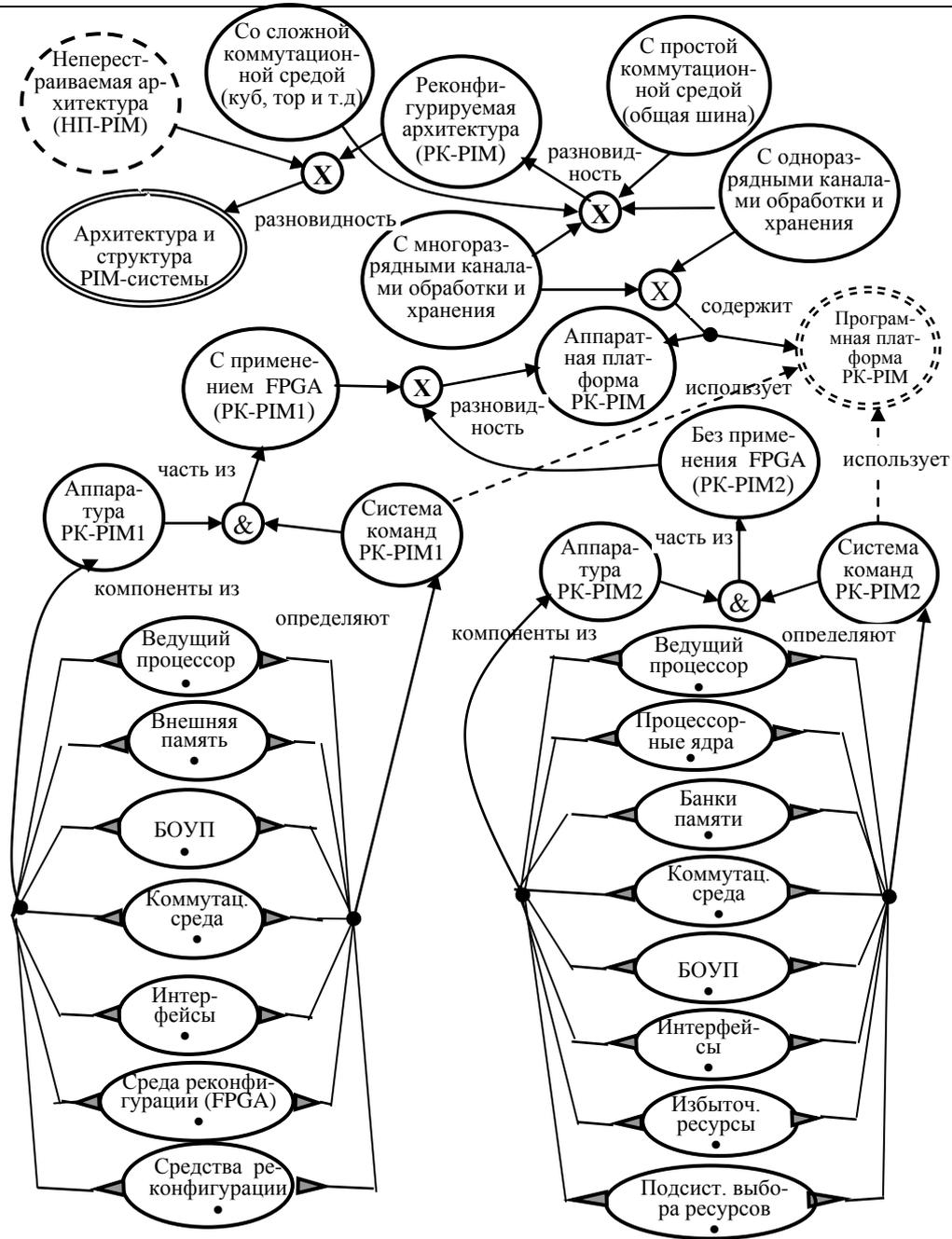


РИС. 2. Вариант схемы онтологии скрытого объекта “Архитектура и структура РІМ-системы” (см. рис. 1): БОУП – блок обработки управляющего пакета; Коммутац. среда – коммутационная среда; Избыточ. ресурсы – избыточные ресурсы

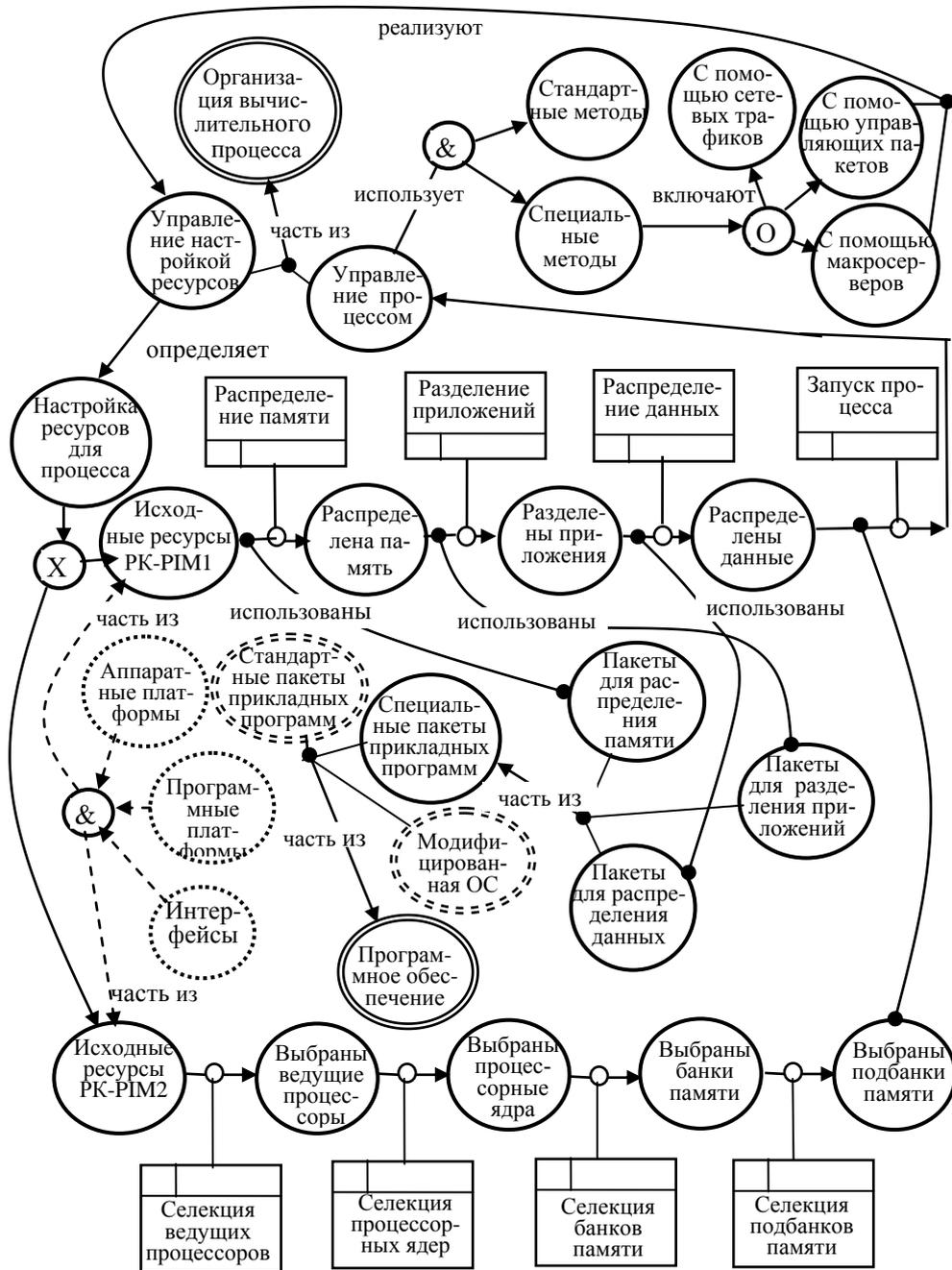


РИС. 3. Вариант схемы онтологии скрытых объектов “Организация вычислительного процесса” и “Программное обеспечение” (см. рис. 1)



переход одновременно ко всем объектам (событиям) в точке их разъединения; символ “О” обозначает функцию “ИЛИ” при переходе от общей линии в точке их разъединения одновременно к одному или нескольким объектам (событиям) или в точке соединения объектов – переход от одного или нескольких объектов к общей линии; символ “X” обозначает также функцию “ИЛИ” как и символ “О”, но с переходом при соединении одновременно только одного из множества объектов к общей линии, а при разъединении – от общей линии к одному из множества объектов в данной точке. Зачерненная точка соединения линий от нескольких объектов в одну линию означает одновременное подключение этих объектов при соединении и одновременное разделение от общей линии по направлениям всех объектов. Кружок со вставленным в него заштрихованным кружком меньшего размера отображает единичный объект (событие, действие) последнего условно принятого разработчиком уровня онтологии без дальнейшей детализации этого объекта на более низком уровне.

В качестве базовых элементов для построения РК-РІМ (рис. 4) выделены следующие наиболее яркие типы, при построении которых используются известные стратегии их архитектурно-структурной организации: процессор-в-памяти (РІМ) как простейший вариант исходной стратегии реализации такого класса устройств, вычисления в архитектуре памяти (Computing-in-Memory Architecture) – СИМА, интеллектуальные RAM (ІRAM), векторные DRAM (V-DRAM), интеллектуальные векторные (V-ІRAM), архитектура типа MIND (Memory, Intelligence and Networking Device – память, интеллект и сетевое устройство), интегрированный чип CPU/FPGA/DRAM и др. [7 – 9].

На рис. 4 показаны типовые модели реализованных РК-РІМ: модель реконфигурируемого РІМ-компьютера типа ReConfigME, использующая FPGA [10]; модель РІМ-системы, использующая реконфигурацию информационного канала (РІК- РІМ) [11], модель реконфигурируемой процессорной памяти (РК-РІП) [12], а также проектная модель с динамической настройкой ресурсов (РІМ-ДНР) [13]. В каждом из обозначенных РК-РІМ реализован соответствующий подход к решению проблемы реконфигурации.

**Выводы.** Из схем онтологии, отражающих особенности построения и применения реконфигурируемых РІМ-систем (см. рис. 1– 4) очевидно, что для построения РК-РІМ применить заделы по созданию КС с классической архитектурой без соответствующей их модификации невозможно. Это означает, что помимо общей теории построения систем такого типа должны быть созданы: соответствующая методология построения архитектуры и структуры РК-РІМ, методология организации вычислительного процесса и соответствующие методологии их проектирования и применения. Это, в свою очередь, влечет за собой определенную модификацию операционной системы (в частности – в аспектах адресации), создание соответствующих прикладных программ по оценке и распределению ресурсов, методов управления реконфигурацией и подготовкой ресурсов для приложений и непосредственно методов реализации приложений при их глубоком распараллеливании. Однако трудности, возникающие при решении этих проблем, с “лихвой окупаются” параметрами РК-РІМ по производитель-

ности, потребляемой мощности, габаритам и весу, что часто является не достижимым для систем, построенных по классическим принципам.

1. *Guarino N.* Formal Ontology and Information Systems. <http://www.google.com/Google&lr.html>.
2. *Палагин А.В., Опанасенко В.Н.* Реконфигурируемые вычислительные системы: Основы и приложения. – Киев: Просвіта, 2006. – 280 с.
3. *Палагин А.В., Яковлев Ю.С., Тихонов Б.М.* Системы памяти с интеграцией функций хранения и обработки информации (PIM-системы)/ – Киев. 2006. – 33 с. – (Препр./ НАН Украины, Ин-т кибернетики им. В.М. Глушкова; 2006-3).
4. *Модели ИС и методики проектирования. Диаграммы переходов состояний (STD).* – [http://cs.karelia.ru/~sigovtse/study\\_pr/inf\\_sys/inf\\_s\\_book/kons/15\\_1k.html](http://cs.karelia.ru/~sigovtse/study_pr/inf_sys/inf_s_book/kons/15_1k.html).
5. *Верников Г.* Методология онтологического исследования IDEF 5. – [http://consulting.ru/econs\\_wp\\_3651](http://consulting.ru/econs_wp_3651)
6. *Perakath C. Benjamin, Ph.D; Christopher P. and others.* IDEF5 Method Report. Information Integration for Concurrent Engineering. (IICE). – <http://p2.mac.edu.pl/przedmioty/BPR/Idef5.pdf>.
7. *Палагин А.В., Яковлев Ю.С., Тихонов Б.М.* Основные принципы построения вычислительных систем с архитектурой “Процессор-в-памяти”(Processor-in-Memory) // Управляющие системы и машины. – 2004. – № 5. – С. 30 – 37.
8. *Архитектурно-структурная организация компьютерных средств класса “Процессор-в-памяти” / А.В. Палагин, Ю.С. Яковлев, Б.М. Тихонов и др. // Математичні машини і системи. – 2005. – № 3. – С. 3 – 16.*
9. *Oliker L., Husbands P.* Evaluation of Architectural Paradigms or Addressing the Processor-Memory Gap. – [http://ftg.lbl.gov/LdrdArch/emerg\\_arch\\_eval\\_draft.pdf](http://ftg.lbl.gov/LdrdArch/emerg_arch_eval_draft.pdf).
10. *Brian G.* An Operating System for Reconfigurable Computing. April 2005. – <http://www.library.unisa.edu.au/adt-root/uploads/approved/adt-SUSA-03062005-155342/public/02whole.pdf>.
11. *Lanuzza M., Margala M., Corsonello P.* Cost-Effective Low-Power Processor-In-Memory-based Reconfigurable Datapath for Multimedia Applications. – [http://portal.acm.org/ft\\_gateway.cfm](http://portal.acm.org/ft_gateway.cfm). pdf.
12. *Iobst J., Kenneth W, Resnick N. and others.* Reconfigurable memory processor. United States Patent № 5.396.641, Intern'l Class: G06F 013/00, U.S. Class: 713/100, March 7, 1995. – 14 p.
13. *Сергієнко І.В., Кривонос Ю.Г., Палагін О.В., Коваль В.М., Яковлев Ю.С., Тихонов Б.М.* Система пам'яті з інтеграцією функцій зберігання та обробки інформації на одному кристалі: Деклараційний патент на корисну модель. № 6259, G06F 13/00, G06F 12/00, 15.04.2005. Бюл. № 4. – 27 с.

Получено 07.02.2007