

К. т. н. В. Г. СПИРИН

Россия, г. Арзамас, НПП "Темп-Авиа"
E-mail: temp@arzamas.nnov.ru

Дата поступления в редакцию
08.01 2004 г.

Оппонент д. т. н. С. Ю. ЛУЗИН
(ОАО "Авангард", г. С.-Петербург)

МЕТОД ПРОЕКТИРОВАНИЯ ТОПОЛОГИИ ТОНКОПЛЕНОЧНОЙ МИКРОСБОРКИ С РАЗМЕРАМИ ПЛЕНОЧНЫХ ЭЛЕМЕНТОВ 10—50 мкм

Метод рассматривает процедуру расчета размеров резисторов, особенности размещения компонентов и резисторов, а также оценку их теплового режима.

Основным методом снижения себестоимости интегральных схем является уменьшение размеров их топологических элементов. Единственным нормативным документом для проектирования тонкопленочной микросборки (МСБ) является стандарт [1], который был разработан в 1988 г. и остается практически неизменным до сих пор. Те нормы проектирования (прежде всего, плотность межсоединений), которые заложены в [1], уже не отвечают современным требованиям миниатюризации МСБ. Однако уменьшение размеров тонкопленочных элементов ниже норм, приведенных в [1], резко снижает выход годных — в основном по двум параметрам: непопадание сопротивления тонкопленочных резисторов (ТПР) в заданное поле допуска и уменьшение ширины проводника менее 2/3 от его расчетного значения.

Рассмотрим основные причины, которые сдерживают уменьшение размеров топологических элементов.

Изготовление МСБ с проводящими структурами типа V—Cu—Ni, V—Al, в отличие от структуры CrAu, характеризуется большими значениями производственных погрешностей — как систематических, так и случайных. Для преодоления этого негативного явления были разработаны математические модели сопротивления ТПР и погрешности его изготовления [2]. Кроме того, в [3] предложен новый способ фотолитографии, который позволяет в МСБ с проводящими структурами типа V—Cu—Ni, V—Al получить такую же точность ширины ТПР, как в МСБ с проводящей структурой из золота. В [4] предложен способ компенсации систематических производственных погрешностей путем изменения размеров элементов фотомасштабов по специальному алгоритму.

Проектирование электронной аппаратуры развивается в направлении уменьшения потребляемой мощности. Применяемые на практике методы расчетов ТПР не позволяют уменьшать их размеры в связи с малой допускаемой удельной рассеиваемой мощностью, которая, как правило, на практике не превышает 35 мВт/мм². Причем эти нормы конструирования были установлены исходя из того, что резисторы

могут занимать всю площадь платы. На самом же деле на практике ТПР занимают не более 10% площади платы. А при переходе от существующих номинальных норм конструирования ТПР в 200 мкм к 50 мкм площадь резисторов уменьшается в 16 раз. Поэтому использование поверхностной тепловой модели при расчете размеров ТПР является неправильным, в этом случае следует использовать объемную тепловую модель [5].

Благодаря работам [2—5] стало возможным получение на обычном оборудовании сопротивления ТПР с допуском не хуже 15% при их размерах в 10—50 мкм на подложках из ситалла и поликора. Однако повышение интеграции МСБ сдерживается несовершенным методом проектирования ее топологии, который нуждается в существенном уточнении.

Целью настоящей работы является разработка метода проектирования топологии тонкопленочной МСБ с размерами пленочных элементов 10—50 мкм.

Исходные данные для проектирования топологии тонкопленочной МСБ определяются на этапе ее компоновки [6] и должны содержать следующее:

- электрическую схему МСБ, габаритные размеры платы;
- конструктивные, технологические и электрические данные, требования и ограничения;
- геометрические размеры компонентов;
- максимально допустимую температуру плоских источников тепла, $T_{\text{д}}$;
- максимально допустимую температуру корпуса компонента, $T_{\text{кд}}$;
- материалы монтажной структуры "плата—соединительный слой 1" (П—СС1), например, ситалл—клей (СС1 соединяет плату и основание МСБ);
- толщину $h_{\text{п}}$ и коэффициент теплопроводности $\lambda_{\text{п}}$ платы;
- удельные тепловые сопротивления монтажной структуры П—СС1 (r), СС1 (r_1) и соединительного слоя 2 (r_2) (соединительный слой 2 соединяет компонент с платой);
- максимальную температуру основания МСБ, T_0 ;
- требуемое тепловое сопротивление $R_{\text{т}}$ кондуктивного тракта для каждого компонента или ТПР;
- удельное поверхностное сопротивление резистивной пленки, ρ ;
- производственные погрешности параметров ТПР (длины, ширины, ρ);

— мощность рассеяния компонентов и ТПР.

Синтез топологии платы состоит из следующих этапов:

- разработка коммутационной схемы соединений;
- расчет размеров резисторов;
- расположение схемных элементов на плате;
- разводка (трассировка) проводников на плате;
- расчет температурных режимов компонентов и ТПР.

Для каждой платы производят разработку коммутационной схемы соединений, которая включает в себя преобразование электрической схемы платы с целью составления топологического плана размещения компонентов и соединений между ними, а также требуемое расположение на плате периферийных контактных площадок. Методика разработки коммутационной схемы приведена в [7, с. 202—204].

Расчет размеров ТПР производится на основании заданного допуска и рассеиваемой мощности по следующему алгоритму.

1. Находят коэффициент формы ТПР по формуле $K_\phi = R/\rho$, где R — номинальное сопротивление резистора.

2. Расчет *первого* размера ТПР по заданной точности производится следующим образом. При $K_\phi \geq 1$ определяют минимальную ширину b_M ТПР, которая обеспечит заданный допуск резистора. При $K_\phi < 1$ определяют минимальную длину l_M ТПР, которая обеспечит заданный допуск δR резистора:

$$b_M \geq \frac{\Delta b \sqrt{1 + (\Delta l / (\Delta b K_\phi))^2}}{\sqrt{(\delta R - \delta \rho_c)^2 - \delta \rho^2}};$$

$$l_M \geq \frac{\Delta b \sqrt{1 + (\Delta b K_\phi / \Delta l)^2}}{\sqrt{(\delta R - \delta \rho_c)^2 - \delta \rho^2}}, \quad (1)$$

где $\Delta b, \Delta l$ — случайные абсолютные погрешности соответственно ширины и длины резистора из-за процессов фотолитографии;

$\delta \rho_c$ — систематическая градиентная погрешность удельного поверхностного сопротивления ρ ;

$\delta \rho$ — общая случайная погрешность ρ .

Эти формулы получены при условии, что систематические погрешности геометрических размеров ТПР скомпенсированы [4].

Определенный по одной из формул (1) первый размер ТПР округляют до числа, кратного половине размера клетки выбранной координатной сетки, в большую сторону. Эту процедуру выполняют при расчете всех остальных размеров ТПР по настоящему алгоритму.

3. По найденному первому размеру ТПР определяют его *второй основной размер*.

$$l_M = b_M K_\phi \text{ для } K_\phi \geq 1; \quad b_M = l_M / K_\phi \text{ для } K_\phi < 1. \quad (2)$$

Прямоугольная форма ТПР (рис. 1, а, рис. 2, а) используется при $K_\phi > 0,067$ [8]. Для прямоугольных

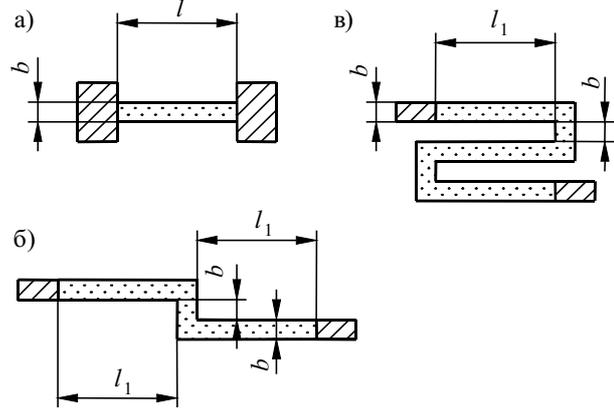


Рис. 1. Конструкции пленочных резисторов: а — $K_\phi > 1$; б — $K_\phi > 20$; в — $K_\phi > 30$

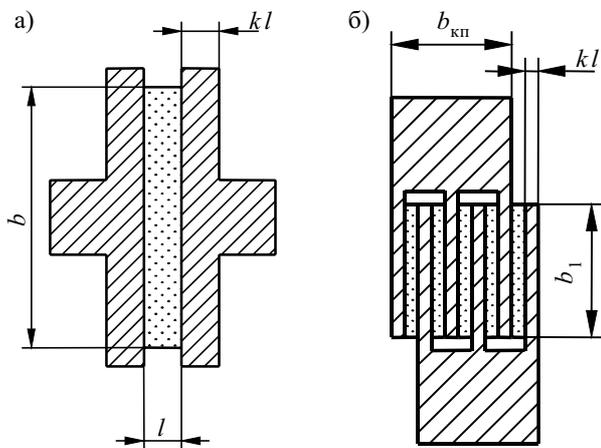


Рис. 2. Конструкции пленочных резисторов: а — $K_\phi > 0,067$; б — $0,005 < K_\phi < 0,067$; kl — ширина электрода ТПР; $b_{кп}$ — ширина контактной площадки

резисторов размеры l_M, b_M используют непосредственно.

Резистор Z-образной формы (рис. 1, б) рекомендуется применять при $K_\phi > 20$, а резистор типа "меандр" (рис. 1, в) — при $K_\phi > 30$. Длину l_1 (рис. 1, б, в) находят по формуле $l_1 = (l_M - 1,05mb_M)/(m/2 + 1)$, где m — число угловых участков резистора.

Гребенчатый резистор (рис. 2, б) рекомендуется применять при $0,01 \leq K_\phi \leq 0,067$ [8]. Расчет его размера b_1 производят по следующему алгоритму:

а) находят количество резистивных элементов $n = K_\phi / K_{\phi 1}$, где $K_{\phi 1}$ — коэффициент формы одного резистивного элемента, причем $0,05 \leq K_{\phi 1} \leq 0,2$;

б) при $K_\phi \leq 0,03$ рассчитывают сопротивление электродов ТПР:

$$R_3 = 4\rho_n [1/(nK_\phi) + 1]/(kn),$$

где ρ_n — удельное поверхностное сопротивление проводящей пленки; $k \geq 1$.

в) находят размер $b_M = \rho l_M / (R - R_3)$, а затем ширину одного резистивного элемента $b_1 = b_M / n$.

4. Находят площадь резистора по формуле $S_M = l_M b_M$.

5. Согласно [5], тепловое сопротивление кондуктивного тракта для источника тепла (ИТ), располо-

женного на поверхности платы, определяется выражением

$$R_{\text{пс}} = \frac{d}{\lambda_{\text{п}} \sqrt{S} (\sqrt{S} + 2d)} + \frac{h_{\text{п}} - d + \eta \lambda_{\text{п}}}{\lambda_{\text{п}} (\sqrt{S} + 2d)^2} = \frac{2d^2 + \sqrt{S} (h_{\text{п}} + \eta \lambda_{\text{п}})}{\lambda_{\text{п}} \sqrt{S} (\sqrt{S} + 2d)^2}, \quad (3)$$

где d — глубина распространения в плату теплового потока от ИТ под углом в 45° ;
 S — площадь ТПР или компонента.

Кроме того, параметр d определяет размеры зоны теплового влияния ИТ, которые, в соответствии с [5], описываются формулами

$$l_3 = l + 2d; \quad b_3 = b + 2d, \quad (4)$$

где l, b_3 — длина и ширина зоны влияния, соответственно;
 l, b — длина и ширина ИТ.

В соответствии с выбранной тепловой моделью [5] максимальное значение $d_{\text{макс}} = h_{\text{п}}$. На рис. 3 приведена зависимость $R_{\text{пс}} = f(S, d)$, рассчитанная по формуле (3) для ситалловой платы, приклеенной к основанию МСБ. МСБ высокой интеграции характеризуются тем, что, как правило, площадь проектируемых резисторов не

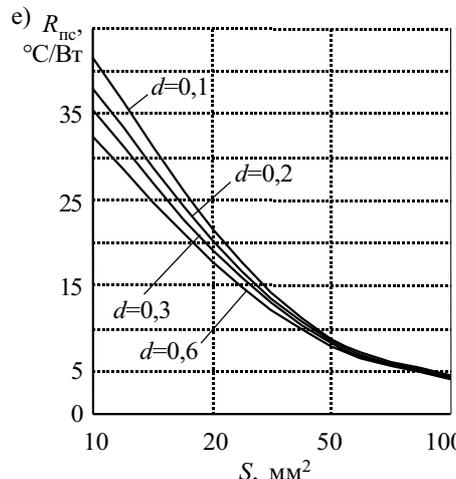
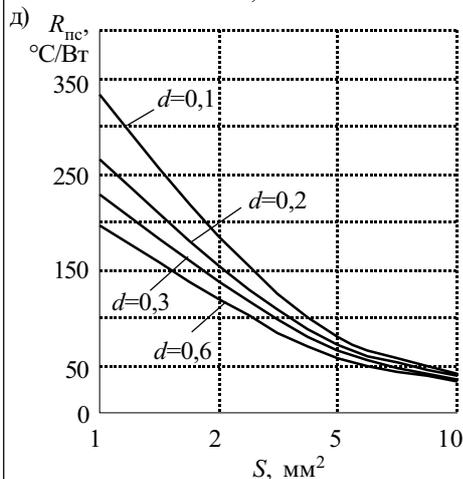
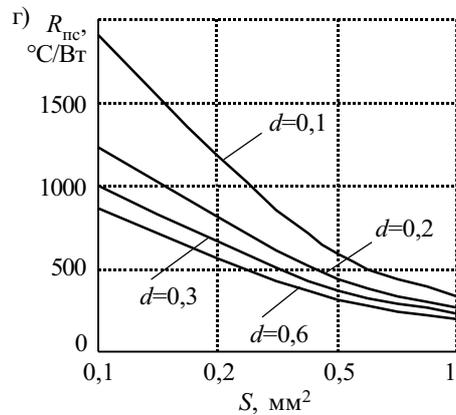
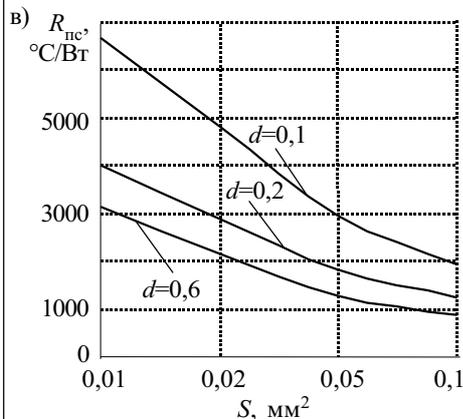
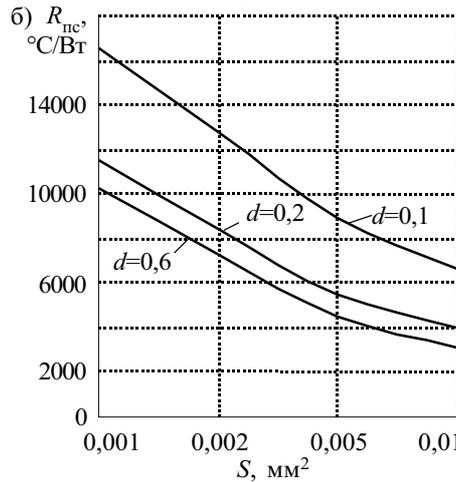
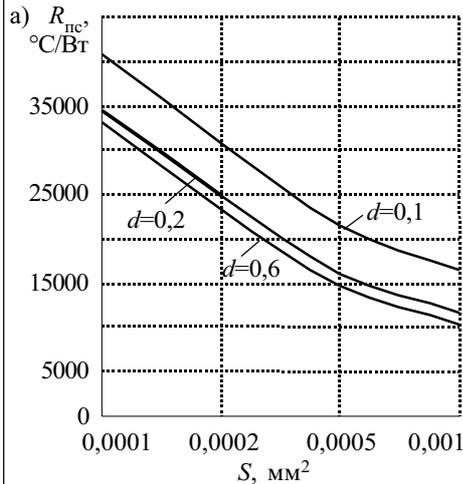


Рис. 3. Зависимость теплового сопротивления структуры "ситалл—клей" от площади ТПР

превышает $0,1 \text{ мм}^2$. Как следует из рис. 3, тепловое сопротивление при $S \leq 0,1 \text{ мм}^2$ имеет максимальную чувствительность к изменениям d в интервале $0,1 \dots 0,2 \text{ мм}$. Увеличение d выше указанного интервала уменьшает тепловое сопротивление незначительно.

Графики, аналогичные рис. 3, построенные для монтажных структур "поликор—клей", "поликор—припой", подтверждают вышеуказанную зависимость $R_{\text{пс}} = f(d)$. При $d \leq 0,2 \text{ мм}$ пространство платы около ИТ можно практически полностью заполнить проводниками, контактными площадками или компонентами, а при $d > 0,2 \text{ мм}$ в этих промежутках могут оставаться пустоты, не заполненные пленочными элементами или компонентами, что приведет к снижению плотности упаковки платы. Поэтому при проектировании ТПР целесообразно иметь размер d не более $0,2 \text{ мм}$, а для снижения $R_{\text{пс}}$ увеличивать площадь ТПР.

Для того чтобы обеспечить требуемое тепловое сопротивление кондуктивного тракта для любого ИТ, необходимо выполнение условия

$$R_{\text{т}} > R_{\text{пс}}. \quad (5)$$

Непосредственное определение требуемого значения $R_{\text{пс}}$ из уравнения (3) невозможно, т. к. $R_{\text{пс}}$ зависит от двух неизвестных параметров — S и d . Определение требуемого $R_{\text{пс}}$ возможно по графикам рис. 3, однако этот метод дает невысокую точность.

Учитывая вышеприведенные рассуждения, требуемое значение $R_{\text{пс}}$ будем находить численными методами в два этапа. На первом этапе расчета $R_{\text{пс}}$ принимаем $S=S_M$, а величину d будем дискретно увеличивать. На втором этапе расчета принимаем $d=0,2$ мм, а значение S будем увеличивать по специальному алгоритму.

5.1. На первом этапе задаем $d=nd_0$, где $n=1, 2, 3, \dots$; d_0 — минимальное значение d , равное половине шага выбранной координатной сетки. Вычислим значение $R_{\text{пс}}$ при $n=1$. Если при этом выполняется условие (5), то процесс расчета заканчивают, а если не выполняется, то значение n циклически увеличивают на 1, и процесс вычислений повторяют до выполнения условия (5) или (6).

$$d=0,2 \text{ мм.} \quad (6)$$

5.2. Расчет $R_{\text{пс}}$ при $d=0,2$ мм.

Если при расчете по п. 5.1 условие (5) не выполняется, то увеличивают площадь резистора по алгоритму

$$S_i=R_{\text{пс}}(S_{i-1})S_{i-1}/R_T, \quad (7)$$

где i — номер итерации ($i=1, 2, 3, \dots$); $S_0=S_M$.

Найденное значение площади резистора при первой итерации подставляют в уравнение (3) и вычисляют $R_{\text{пс}}$. Процесс вычислений по п. 5.2 происходит до тех пор, пока не выполнится условие (5). Следует отметить, что на практике для вычисления требуемого $R_{\text{пс}}$ достаточно 2—3 итерации.

6. Определяют *первый размер ТПР, обеспечивающий требуемое тепловое сопротивление*. При $K_{\phi} \geq 1$ находят минимальную ширину резистора, а при $K_{\phi} < 1$ находят минимальную длину резистора по формулам

$$b_r \geq \sqrt{S_r / K_{\phi}}; \quad l_r \geq \sqrt{S_r K_{\phi}},$$

где S_r — площадь ТПР, определенная при последней итерации согласно п. 5.1 или п. 5.2.

7. Затем, согласно п. 3 данного алгоритма, определяют второй размер ТПР.

8. Выбирают окончательные размеры ТПР: $l=\max(l_M, l_r)$; $b=\max(b_M, b_r)$. Вычисляют площадь резистора: $S=lb$.

На практике установлено, что для повышения воспроизводимости сопротивления ТПР, изготавливаемых на основе резистивного сплава РС-3710, длины резисторов должны иметь одинаковую ориентацию либо вдоль координаты X , либо вдоль координаты Y платы. Если резисторы связаны функциональной зависимостью, например, задано отношение или сумма резисторов [9, с. 158], то их необходимо располагать в непосредственной близости друг от друга. У ТПР с $K_{\phi} \leq 0,2$ контактные площадки для подключения выводов компонентов или внешних выводов МСБ следует присоединять непосредственно к их электродам (рис. 2), а сопротивления проводников, соединяющих такие ТПР с другими резисторами, должны быть минимальными.

Элементы схемы размещают как можно ближе друг к другу, выполняя при этом заданные требования и ограничения, определяемые техническим заданием на конструирование и возможностями технологии. Для того чтобы между соседними ИТ не было

взаимного подогрева, их размещают без перекрытия их зоны теплового влияния. Размеры этой зоны для ТПР и компонентов определяются выражениями (4). При этом величина d для ТПР соответствует значению, вычисленному при последней итерации п. 5.1. Значение d для компонентов находится путем подстановки требуемого теплового сопротивления R_T вместо $R_{\text{пс}}$ в уравнение (3). После выполнения преобразований уравнения (3) относительно d получим:

$$d_{1,2} = \frac{-R_T \lambda_{\text{пс}} S \pm \sqrt{R_T \lambda_{\text{пс}} S (h_{\text{пс}} + \eta \lambda_{\text{пс}} + \sqrt{S}/2) - \sqrt{S} (h_{\text{пс}} + \eta \lambda_{\text{пс}})/2}}{2R_T \lambda_{\text{пс}} \sqrt{S} - 1}. \quad (8)$$

При решении уравнения (8) возможны следующие ситуации:

1) Оба корня отрицательны. В этом случае принимают $d=0$.

2) Один корень отрицательный, а второй положительный, причем $d \leq h_{\text{пс}}$. В этом случае d равно положительному корню.

3) Оба корня положительные или — в ситуации (2) — $d > h_{\text{пс}}$. В этом случае выбирают более теплопроводные материалы в монтажной структуре П—СС1 и повторяют расчет по формуле (8).

Трассировка проводников производится после размещения схемных элементов на плате. В каждом конкретном случае схема трассировки проводников достаточно жестко привязана к определенному размещению элементов. В процессе разводки конструктор оптимизирует размещение элементов на плате, а также конфигурации пленочных резисторов. При этом возможно изменение размеров платы.

На платах высокой интеграции для проводников используются промежутки между элементами схемы и площадь внутри знакоместа (места для монтажа компонентов) [10, с. 48], т. к. расстояние между контактными площадками знакоместа составляет 100—300 мкм, что вполне достаточно для размещения нескольких проводников.

Расчет температурных режимов компонентов и ТПР производят согласно [5] по следующему алгоритму:

1. Для каждого ИТ на топологии платы формируют фактические зоны теплового влияния, исходя из которых находят фактические размеры d_{ϕ} для всех ИТ (d_{ϕ} — это размер от края данного ИТ до границы зоны теплового влияния соседнего ИТ или края платы; если $d_{\phi} > h_{\text{пс}}$, то принимают $d_{\phi} = h_{\text{пс}}$).

2. Для каждого ИТ по формуле (3) находят фактическое тепловое сопротивление $R_{\phi} = f(S, d_{\phi})$ кондуктивного тракта.

3. Рассчитывают величину собственного перегрева: $\Delta T_c = PR_{\phi}$, где P — мощность, рассеиваемая компонентом или ТПР.

4. Для каждого компонента или ТПР находят величину наведенного перегрева:

$$\Delta T_{\text{нп}} = r(P_{\text{п}} - P)/S_{\text{п}},$$

где $P_{\text{п}}$ — мощность, рассеиваемая всеми ИТ, находящимися на плате;

$S_{\text{п}}$ — площадь платы.

5. Определяют температуру каждого ИТ: $T_{\text{и}} = T_0 + \Delta T_c + \Delta T_{\text{нп}}$.

6. Для ТПР проверяют условие

$$T_d \geq T_{и} \quad (9)$$

где T_d — максимально допустимая температура ТПР (обычно принимают $T_d = 125^\circ\text{C}$).

7. Для компонентов находят температуру кристалла T_k : $T_k = T_{и} + Pr_2/S$.

8. Проверяют соответствие

$$T_{кд} \geq T_k \quad (10)$$

9. Если условия (9), (10) выполняются, то расчет заканчивают, а если не выполняются, то уменьшают величину собственного перегрева путем уменьшения значения $R_{ф}$, что достигается увеличением для этого компонента или ТПР размеров зоны теплового влияния.

Рассматриваемый метод позволяет существенно повысить плотность коммутации и уменьшить площадь, занимаемую тонкопленочными резисторами. Применение метода обеспечивает высокую плотность компоновки компонентов на плате, которая будет ограничиваться, в основном, требованиями по монтажу компонентов и ремонтоспособностью микросборки.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. ОСТ107.460084.200—88. Микросборки. Общие требования и нормы конструирования.

2. Спиринов В. Г. Математические модели сопротивления тонкопленочного резистора с размерами 50 мкм // Технология и конструирование в электронной аппаратуре.— 2004.— № 2.— С. 14—16.

3. Пат. 2213383 России. Способ изготовления тонкопленочных резисторов / В. Г. Спиринов.— 2002.

4. Спиринов В. Г. Компенсация систематических погрешностей тонкопленочных элементов через элементы фотошаблона // Технология и конструирование в электронной аппаратуре.— 2004.— № 4.— С. 9—11.

5. Спиринов В. Г. Расчет стационарного теплового режима тонкопленочной микросборки // Вестник МВВО. Сер. Высокие технологии в радиоэлектронике, информатике и связи. (Н.- Новгород).— 2003.— Вып. 1(9).— С. 15—19.

6. Спиринов В. Г. Метод компоновки плат микросборки // Технология и конструирование в электронной аппаратуре.— 2004.— № 1.— С. 11—13.

7. Ефимов И. Е., Козырь И. Я., Горбунов Ю. И. Микроэлектроника.— М.: Высшая школа, 1987.

8. Спиринов В. Г. Оценка влияния сопротивления электродов на погрешность тонкопленочного резистора // Вестник МВВО. Сер. Высокие технологии в радиоэлектронике, информатике и связи. (Н.-Новгород).— 2003.— Вып. 1(9).— С. 11—14.

9. Фомин А. В., Боченков Ю. И., Сорокопуд В. А. Технология, надежность и автоматизация производства БГИС и микросборок.— М.: Радио и связь, 1981.

10. Гуськов Г. Я., Блинов Г. А., Газаров А. А. Монтаж микросборки.— М.: Радио и связь, 1986.



Подписка 2005

Научно-технический журнал

«Известия высших учебных заведений.

ЭЛЕКТРОНИКА»

Периодичность журнала — 6 номеров в год

В центре внимания журнала — актуальные проблемы электроники. На его страницах освещаются результаты научно-исследовательских работ, выполненных в вузах и НИИ, методические аспекты преподавания с учетом современных требований и форм обучения, дается информация о научных конференциях. Формируются специальные выпуски по тематическому признаку.

Подписку на журнал можно оформить:

по каталогу «Газеты, журналы» Агентства
«Роспечать» в любом почтовом отделении

Подписной индекс

47570

через редакцию — с любого номера и до конца года

Адрес редакции: 124498, Москва, Зеленоград, проезд 4806, д.5
МИЭТ, комн. 7232

Тел.: (095) 534-6205. Факс: (095) 530-54-29

E-mail: magazine@rnd.miee.ru

http://www.miet.ru/struct/151/